

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-26317

(P2002-26317A)

(43) 公開日 平成14年1月25日 (2002.1.25)

(51) Int.Cl.<sup>7</sup>

H 01 L 29/78  
21/28  
29/43

識別記号

3 0 1

F I

H 01 L 21/28  
29/78  
29/62  
29/78

テ-マコ-ト<sup>8</sup> (参考)

3 0 1 A 4 M 1 0 4  
3 0 1 G 5 F 0 4 0  
G  
3 0 1 F

審査請求 未請求 請求項の数 5 O L (全 22 頁)

(21) 出願番号

特願2000-207712(P2000-207712)

(22) 出願日

平成12年7月10日 (2000.7.10)

(71) 出願人

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(71) 出願人

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者

中西 俊郎

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人

100087479

弁理士 北野 好人

最終頁に続く

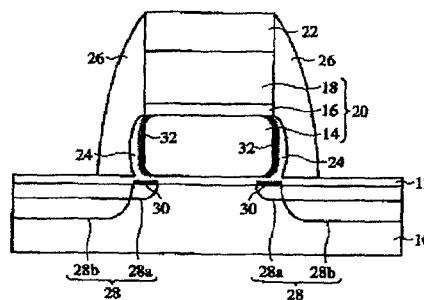
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 ポリメタル構造を有する半導体装置において、ゲート電極の空乏化を抑制するとともに、ホットキャリア耐性を確保しうる半導体装置及びその製造方法を提供する。

【解決手段】 シリコン基板10上に形成されたゲート絶縁膜12と、ゲート絶縁膜上に形成され、ポリシリコン膜14とポリシリコン膜上に形成された金属膜18とを有するゲート電極20と、ポリシリコン膜の側壁部分に、選択的に形成された絶縁膜24とを有し、ゲート電極の端部の下方のシリコン基板とゲート絶縁膜との界面に、ゲート電極の直下のシリコン基板とゲート絶縁膜との界面における窒素の濃度より高い濃度で窒素が導入されている。

本発明の第1実施形態による半導体装置を示す断面図



10...シリコン基板  
12...ゲート絶縁膜  
14...ポリシリコン膜  
16...バッファ膜  
18...金属膜  
20...ゲート電極  
22...キャップ膜  
24...シリコン空乏化膜  
26...サイドウォール絕縁膜  
28...ソース／ドレイン拡散層  
28a, 28b...不純物拡散層  
30...窒素高濃度領域  
32...窒素高濃度領域

## 【特許請求の範囲】

【請求項1】 シリコン基板上に形成されたゲート絶縁膜と、

前記ゲート絶縁膜上に形成され、ポリシリコン膜と前記ポリシリコン膜上に形成された金属膜とを有するゲート電極と、

前記ポリシリコン膜の側壁部分に、選択的に形成された絶縁膜とを有し、

前記ゲート電極の端部の下方の前記シリコン基板と前記ゲート絶縁膜との界面に、前記ゲート電極の直下の前記シリコン基板と前記ゲート絶縁膜との界面における窒素の濃度より高い濃度で窒素が導入されていることを特徴とする半導体装置。

【請求項2】 請求項1記載の半導体装置において、前記ポリシリコン膜と前記絶縁膜との界面にも、前記ゲート電極の直下の前記シリコン基板と前記ゲート絶縁膜との界面における窒素の濃度より高い濃度で窒素が導入されていることを特徴とする半導体装置。

【請求項3】 シリコン基板上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に、ポリシリコン膜と前記ポリシリコン膜上に形成された金属膜とを有するゲート電極を形成する工程と、

窒素原子を含み、酸化作用及び還元作用を有するガス雰囲気中で熱処理を行い、前記ポリシリコン膜の側壁部分に選択的に絶縁膜を形成するとともに、前記ゲート電極の端部の下方の前記シリコン基板と前記ゲート絶縁膜との界面に、窒素を導入する工程とを有することを特徴とする半導体装置の製造方法。

【請求項4】 シリコン基板上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に、ポリシリコン膜と前記ポリシリコン膜上に形成された金属膜とを有するゲート電極を形成する工程と、

酸化作用及び還元作用を有するガス雰囲気中で熱処理を行い、前記ポリシリコン膜の側壁部分に選択的に絶縁膜を形成する工程と、

窒素原子を含み、還元作用を有するガス雰囲気中で熱処理を行い、前記ゲート電極の端部の下方の前記シリコン基板と前記ゲート絶縁膜との界面に、窒素を導入する工程とを有することを特徴とする半導体装置の製造方法。

【請求項5】 請求項3又は4記載の半導体装置の製造方法において、

前記窒素を導入する工程では、前記ポリシリコン膜と前記絶縁膜との界面にも、窒素を導入することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法に係り、特にポリシリコン膜と金属膜とを堆

積したポリメタル構造のゲート電極を有する半導体装置及びその製造方法に関する。

## 【0002】

【従来の技術】 近時では、CMOSトランジスタの高集積化、高速化に伴い、ゲート電極の低抵抗化が求められている。

【0003】 ゲート電極を低抵抗化する技術として、高融点金属とポリシリコンとを積層した、いわゆるポリメタル構造の半導体装置が提案されている。かかるポリメタル構造の半導体装置は、例えば、Low-resistivity poly-metal gate electrode durable for high-temperature processing, Y.Akasaka et al., IEEE Trans. On electron Dev. 43, 1864 (1996)に開示されている。

【0004】 提案されているポリメタル構造の半導体装置を図23を用いて説明する。図23は、提案されているポリメタル構造の半導体装置を示す断面図である。

【0005】 図23に示すように、シリコン基板110上には、シリコン窒化酸化膜より成るゲート絶縁膜112が形成されている。ゲート絶縁膜112上には、ポリシリコン膜114と、ポリシリコン膜114上に形成されたWSiNより成るバッファ膜116と、バッファ膜116上に形成されたW(タンゲステン)より成る金属膜118との積層構造によって構成されたゲート電極120が形成されている。バッファ膜116は、ポリシリコン膜114と金属膜118とが反応して抵抗の高いタンゲステンシリサイドが形成されるのを防止するためのものである。ゲート電極120上には、シリコン窒化膜より成るキャップ膜122が形成されている。

【0006】 ポリシリコン膜114の側壁部分には、シリコン酸化膜123が形成されている。シリコン酸化膜123は、ゲート電極120をパターニングした際に導入されたダメージを除去するとともに、電界集中の緩和を図るためのものである。

【0007】 ゲート電極120及びシリコン酸化膜123の側壁には、サイドウォール絶縁膜126が形成されている。ゲート電極120の両側のシリコン基板110内には、不純物拡散領域128aと不純物拡散領域128bにより構成されたエクステンションソースドレイン構造のソース/ドレイン拡散層128が形成されている。

【0008】 ゲート絶縁膜112は、図中、陰影を付すことにより表した領域130で、窒素濃度が高くなっている。ゲート絶縁膜112中に窒素濃度の高い領域130が形成されているため、ポリシリコン膜114中に導入されたボロン等の不純物がシリコン基板110側に抜けるのが抑制され、また、エクステンションソースドレインを構成する不純物拡散領域128aに導入された不純物がゲート絶縁膜112やサイドウォール絶縁膜126等に吸われるのが抑制される。かかる原理は、例えば、High Performance & Highly Reliable Deep Submic

ron CMOSFET using Nitrided-Oxide, K.Irino et al., 1999 Symp. on VLSI Technology, 9A-2に開示されている。

【0009】また、金属膜118に用いられているタンゲステンは、酸化されやすい材料である。タンゲステンが酸化されてWO<sub>3</sub>になると抵抗が高くなってしまい、ゲート電極120の低抵抗化というポリメタル構造の半導体装置の本来の目的を達成し得ない。このため、シリコン酸化膜123を形成する際には、金属膜118等を酸化することなく、ポリシリコン膜114の側壁部分にのみ選択的にシリコン酸化膜123を形成することが必要となる。そこで、提案されているポリメタル構造の半導体装置では、ゲート電極120をパターニングした後に、酸化作用を有するH<sub>2</sub>Oと還元作用を有するH<sub>2</sub>とを含む雰囲気中で熱処理を行うことにより、金属膜118を酸化することなく、ポリシリコン膜114の側壁部分にのみシリコン酸化膜123を選択的に形成している。

【0010】このようなポリメタル構造の半導体装置では、ゲート電極に金属膜が用いられているので、ゲート電極を低抵抗化することができ、ひいては高速化、高集積化に寄与することができる。

#### 【0011】

【発明が解決しようとする課題】しかしながら、提案されている半導体装置では、ポリシリコン膜114の側面にシリコン酸化膜123を形成する際に、シリコン基板110とゲート絶縁膜112との界面においても酸化が進行するため、窒素濃度の高い領域130がシリコン基板110とゲート絶縁膜112との界面から離間してしまうこともあった。ゲート電極120の端部の下方のシリコン基板110とゲート絶縁膜112との界面に窒素濃度が高い領域130が存在しなくなると、ホットキャリア耐性が劣化してしまうことがあり、また、ポリシリコン膜113に導入されたボロン等の不純物がシリコン基板110側に抜けてしまうことがあった。

【0012】また、提案されている半導体装置では、高温の熱処理プロセスにより、ポリシリコン膜114に導入されたボロン等の不純物が、シリコン酸化膜123中に抜けてしまうことがあり、ポリシリコン膜114の空乏化が生じてしまうことがあった。このため、良好なBTSストレス耐性を得ることができず、また、ゲート抵抗を十分に低減することができないことがあった。

【0013】本発明の目的は、ポリメタル構造を有する半導体装置において、ゲート電極の空乏化を抑制するとともに、ホットキャリア耐性を確保しうる半導体装置及びその製造方法を提供することにある。

#### 【0014】

【課題を解決するための手段】上記目的は、シリコン基板上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成され、ポリシリコン膜と前記ポリシリコン膜上に形成された金属膜とを有するゲート電極と、前記ポリシリコン膜の側壁部分に、選択的に形成された絶縁膜とを有し、前記ゲート電極の端部の下方の前記シリコン基板と前記ゲート絶縁膜との界面に、前記ゲート電極の直下の前記シリコン基板と前記ゲート絶縁膜との界面における窒素の濃度より高い濃度で窒素が導入されていることを特徴とする半導体装置により達成される。これにより、シリコン基板とゲート絶縁膜との界面に窒素が高濃度に導入されているので、ホットキャリア耐性の良好な半導体装置を提供することができる。

【0015】

【発明の実施の形態】【第1実施形態】本発明の第1実施形態による半導体装置及びその製造方法を図1乃至図8を用いて説明する。図1は、本実施形態による半導体装置を示す断面図である。図2は、ゲート電極の端部の下方のゲート絶縁膜とシリコン基板との界面近傍領域における窒素濃度分布を示すグラフである。図3乃至図6は、本実施形態による半導体装置の製造方法を示す工程断面図である。図7は、本実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。図8は、シリコンとタンゲステンの酸化の有無を示すグラフである。

【0016】図1に示すように、シリコン基板10上には、シリコン窒化酸化膜より成るゲート絶縁膜12を介してゲート電極20が形成されている。

【0017】ゲート電極20は、ゲート絶縁膜12上に形成されたポリシリコン膜14と、ポリシリコン膜14上に形成されたWSiNより成るバッファ膜16と、バッファ膜16上に形成されたWより成る金属膜18との積層構造によって構成されている。なお、バッファ膜16は、ポリシリコン膜14と金属膜18とが反応して抵抗の高いタンゲステンシリサイドが形成されるのを防止するためのものである。

【0018】ゲート電極20上には、シリコン窒化膜より成るキャップ膜22が形成されている。

【0019】ポリシリコン膜14の側壁部分には、シリコン窒化酸化膜24が形成されている。シリコン窒化酸化膜24は、ゲート電極20をパターニングした際に導入されたダメージを除去するとともに、電界集中の緩和を図るためのものである。

【0020】ゲート電極20及びシリコン窒化酸化膜24の側壁には、サイドウォール絶縁膜26が形成されている。ゲート電極20の両側のシリコン基板10内には、不純物拡散領域28aと不純物拡散領域28bにより構成されたエクステンションソースドレイン構造のソース/ドレイン拡散層28が形成されている。

【0021】本実施形態による半導体装置は、ゲート電極20の端部の下方のゲート絶縁膜12とシリコン基板10との界面に窒素濃度の高い領域30が形成されている点に主な特徴の一つがある。

【0022】即ち、ゲート電極20の端部の下方におけ

るゲート絶縁膜12とシリコン基板10との界面の窒素濃度が、ゲート電極20の直下、即ちゲート電極20の端部を除く領域の下方のゲート絶縁膜12における窒素濃度より高くなっている。

【0023】窒素濃度が高くなっている領域30、32は、図中、陰影を付すことにより表されている。本明細書中では、このような窒素濃度が高くなっている領域を窒素高濃度領域といふ。

【0024】なお、本実施形態で、ゲート電極20の端部の下方におけるゲート絶縁膜12とシリコン基板10との界面の窒素濃度が、ゲート電極20の直下のゲート絶縁膜12における窒素濃度より高くなっているのは、後述するように、ゲート電極20をパターニングした後に、窒素高濃度領域30を形成するためである。

【0025】図2は、ゲート電極の端部の下方のゲート絶縁膜とシリコン基板との界面近傍領域における窒素濃度分布を示すグラフである。横軸は深さを表しており、縦軸は窒素濃度を表している。図中、シリコン基板10とゲート絶縁膜12との界面は、破線で表されている。

【0026】図2から分かるように、シリコン基板10とゲート絶縁膜12と界面近傍領域において窒素濃度が高くなっている。

【0027】図2に示す提案されている半導体装置では、ポリシリコン膜の側壁部分に選択的に酸化膜を形成する際に、シリコン基板とシリコン窒化膜との界面から酸化が進行し、窒素高濃度領域がシリコン基板とゲート絶縁膜との界面から離間してしまっていた。このため、ホットキャリア耐性が劣化したり、ソース／ドレイン拡散層からボロン等の不純物が抜けてしまうこともあつた。これに対し、本実施形態では、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成されているので、良好なホットキャリア耐性を得ることができ、また、ソース／ドレイン拡散層からボロン等の不純物が抜けてしまうのを防止することができる。

【0028】また、本実施形態による半導体装置は、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素濃度の高い領域32が形成されている点にも主な特徴の一つがある。本実施形態では、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成されているので、ポリシリコン膜14に導入されたボロン等の不純物がシリコン窒化酸化膜24に抜けてしまうのを抑制することができる。従って、本実施形態によれば、ポリシリコン膜14の空乏化を防止することができ、電気的特性の良好な半導体装置を提供することができる。

【0029】次に、本実施形態による半導体装置の製造方法を図3乃至図8を用いて説明する。図3乃至図6は、本実施形態による半導体装置の製造方法を示す工程断面図である。

【0030】まず、図3(a)に示すように、シリコン基板10上に、膜厚4.5nmのシリコン窒化酸化膜より成るゲート絶縁膜12を形成する。かかるゲート絶縁膜12は、例えば、シリコン基板10表面をウェット酸化し、この後、NOガス雰囲気中で熱処理を行うことにより形成することができる。

【0031】次に、ゲート絶縁膜12を形成したシリコン基板10上に、例えば、CVD法により、膜厚70nmのポリシリコン膜14を形成する。

【0032】次に、イオン注入により、ポリシリコン膜14に不純物を導入する。p形のポリシリコン膜を形成する際には、例えば、加速エネルギー5keV、ドーズ量 $2 \times 10^{15}$ cm<sup>-2</sup>で、B(ボロン)イオンを注入する。また、n形のポリシリコン膜を形成する際には、例えば、加速エネルギー10keV、ドーズ量 $4 \times 10^{15}$ cm<sup>-2</sup>で、P(リン)イオンを注入する。

【0033】次に、ポリシリコン膜14上に、例えばスパッタ法により、膜厚5nmのWNより成るバッファ膜16を形成する。

【0034】次に、バッファ膜16上に、例えばスパッタ法により、膜厚40nmのWより成る金属膜18を形成する。

【0035】次に、金属膜18上に、例えば、CVD法により、膜厚200nmのSiNより成るキャップ膜22を形成する(図3(b)参照)。

【0036】次に、フォトリソグラフィ技術を用い、キャップ膜22、金属膜18、バッファ膜16、及びポリシリコン膜14をパターニングし、上面がキャップ膜22に覆われた、ポリシリコン膜14、バッファ膜16、及び金属膜18より成るポリメタル構造のゲート電極20を形成する(図4(a)参照)。

【0037】次に、金属膜18及びバッファ膜16を酸化することなくポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24を形成し、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30を形成し、更に、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32を形成する。

【0038】このようなシリコン窒化酸化膜24や窒素高濃度領域30、32は、図7に示すようなプロセスにより形成することができる。図7は、シリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。図7(a)は成膜室の温度を示しており、図7(b)は成膜室に導入するガスの流量を示しており、図7(c)は成膜室の圧力を示している。

【0039】即ち、まず、図7に示すように、成膜室の圧力が大気圧、即ち約101.3kPaの状態で、成膜室の温度を350°Cとし、成膜室内に10SLMの流量でN<sub>2</sub>ガスを導入する。この後、N<sub>2</sub>ガスの流量を20SLMとする。なお、成膜室の温度を350°Cと低

く設定しておくのは、成膜室内に酸素が残存している段階で成膜室内を高温にすると、金属膜18等の側壁部分が酸化されてしまう虞があるからである。

【0040】次に、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空にする。

【0041】次に、5SLMの流量で成膜室内にN<sub>2</sub>ガスを導入し、成膜室内の圧力を4kPa程度とする。この後、成膜室内の温度を800°Cまで上昇させていく。成膜室内の温度が800°Cまで上昇したら、N<sub>2</sub>ガスの導入を中止する。

【0042】次に、成膜室内に、H<sub>2</sub>ガス、H<sub>2</sub>Oガス、NOガスを順次導入していく。まず、1SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。この後、0.5SLMの流量でNOガスの導入を開始する。

【0043】成膜室内に導入されたNOガスは窒素供給源として機能し、H<sub>2</sub>Oガスは酸化性ガスとして機能し、H<sub>2</sub>ガスは還元性ガスとして機能する。

【0044】このような雰囲気中で、例えば800°C、60分の熱処理を行うと、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分が選択的に酸窒化され、ポリシリコン膜14の側壁部分に膜厚10nmのシリコン窒化膜24が形成される。また、この酸窒化により、シリコン基板10上に露出したゲート絶縁膜12上にも、酸窒化膜が2.7nm程度成長することとなる。また、この酸窒化により、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0045】図8は、シリコンとタンゲステンの酸化の有無を示すグラフである。横軸は成膜温度を示しており、縦軸はH<sub>2</sub>ガスとH<sub>2</sub>Oガスとの分圧比を示している。なお、このグラフは、N.Yamamoto et al., In Proc. 15th SSDM, 94 (1983)から引用したものである。

【0046】図8から分かるように、H<sub>2</sub>ガスとH<sub>2</sub>Oガスとの分圧比をハッティングを付した範囲内で設定すれば、Wを酸化することなく、Siのみが酸化される。

【0047】従って、H<sub>2</sub>ガスとH<sub>2</sub>Oガスとの分圧比を図8でハッティングを付した範囲内に設定して成膜を行えば、金属膜18を酸化することなく、ポリシリコン膜14の側壁部分を選択的に酸窒化することができると考えられる。

【0048】例えば、成膜室内の温度を800°Cとした場合には、H<sub>2</sub>に対するH<sub>2</sub>Oの分圧比を $1 \times 10^{-3} \sim 4 \times 10^{-1}$ の範囲内で設定すればよいと考えられる。

【0049】選択的な酸化は、シリコン酸化膜を生成するギブスの自由エネルギー (GibbsFree Energy) が、金属酸化物を生成するギブスの自由エネルギーより大きいことを利用している。本実施形態で用いられているW

は、酸化されやすい金属であり、例えば800°Cにおけるギブスの自由エネルギーは99kcalである。

【0050】ここで、他の金属材料について、800°Cにおけるギブスの自由エネルギーを検討したところ、Niは34kcal、Coは76kcal、Crは101kcal、Moは95kcalであった。これらの金属材料のギブスの自由エネルギーは、Wのギブスの自由エネルギーとほぼ同等、又はWの場合より小さい。

【0051】従って、これらの金属を金属膜18の材料として用いた場合であっても、本実施形態と同様の条件で選択的な酸化を行うことが可能と考えられる。

【0052】また、Au、Ag、Pt等の貴金属も、800°Cでは酸化されないと考えられる。従って、これらの貴金属を金属膜18の材料として用いた場合であっても、選択的な酸化を行うことが可能と考えられる。

【0053】また、上記では、NOガスの流量を0.5SLMとしたが、NOガスの流量は0.5SLMに限定されるものではない。例えば、NOガスの流量は、1SLM以下の範囲で適宜設定することができる。

【0054】次に、図7に示すように、NOガス、H<sub>2</sub>Oガス、H<sub>2</sub>ガスの導入を順次中止する。

【0055】次に、5SLMの流量で、成膜室内にN<sub>2</sub>ガスを導入する。この後、成膜室内の温度を300°Cまで低下させる。

【0056】次に、成膜室内の温度が300°Cまで低下したら、成膜室内へのN<sub>2</sub>ガスの導入を中止する。N<sub>2</sub>ガスの導入を中止すると、成膜室内が真空状態となる。

【0057】次に、20SLMの流量で、成膜室内にN<sub>2</sub>ガスを導入する。これにより、成膜室内の圧力が、大気圧まで上昇していく。この後、成膜室内へのN<sub>2</sub>ガスの導入量を10SLMにする。

【0058】こうして、ポリシリコン膜14の側壁部分にシリコン窒化膜24が選択的に形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される(図4(b)参照)。

【0059】次に、ゲート電極20をマスクとして、イオン注入を行い、これによりゲート電極20の両側のシリコン基板10に、エクステンションソースドレインの浅い領域を構成する不純物拡散領域28aを形成する(図5(a)参照)。p型MOSトランジスタの不純物拡散領域を形成する場合には、例えば、加速エネルギー10keV、ドーズ量 $5 \times 10^{14} \text{ cm}^{-2}$ で、BF<sub>2</sub>イオンを注入する。また、nMOSトランジスタの不純物拡散領域を形成する場合には、例えば、加速エネルギー15keV、ドーズ量 $5 \times 10^{14} \text{ cm}^{-2}$ で、Asイオンを注入する。

【0060】次に、全面に、例えばCVD法により、膜

厚20nmのシリコン窒化膜を形成する。この後、シリコン窒化膜を異方性エッチングし、ゲート電極20及びシリコン窒化酸化膜24の側壁に、シリコン窒化膜より成るサイドウォール絶縁膜26を形成する(図5(b)参照)。

【0061】次に、ゲート電極20及びサイドウォール絶縁膜26をマスクとして、イオン注入を行い、これによりエクステンションソースドレインの深い領域を構成する不純物拡散領域28bを形成する。pMOSトランジスタの不純物拡散領域を形成する場合には、例えば、加速エネルギー45keV、ドーズ量 $3 \times 10^{15} \text{ cm}^{-2}$ で、BF<sub>2</sub>イオンを注入する。また、nMOSトランジスタの不純物拡散領域を形成する場合には、例えば、加速エネルギー50keV、ドーズ量 $3 \times 10^{15} \text{ cm}^{-2}$ で、Asイオンを注入する。

【0062】次に、窒素雰囲気中で、例えば950℃、10秒の熱処理を行い、不純物拡散領域28a、28bに導入されたイオンを活性化し、ソース/ドレイン拡散層28を形成する。

【0063】こうして、ポリメタル構造のゲート電極20を有するMOSトランジスタが形成される。

【0064】このように本実施形態によれば、ゲート電極をパターニングした後に、窒素原子を含み、酸化作用と還元作用とを有するガス雰囲気中で熱処理を行うので、ポリシリコン膜の側壁部分に選択的にシリコン窒化酸化膜を形成するとともに、ポリシリコン膜とシリコン窒化酸化膜との界面に窒素高濃度領域を形成することができる。ポリシリコン膜とシリコン窒化酸化膜との界面に窒素高濃度領域が形成されるので、本実施形態によれば、ポリシリコン膜の空乏化を抑制することができる。

【0065】また、本実施形態によれば、ゲート電極をパターニングした後に、窒素原子を含み、酸化作用と還元作用とを有するガス雰囲気中で熱処理を行うので、ゲート電極の端部の下方のシリコン基板とゲート絶縁膜との界面に窒素高濃度領域を形成することができる。シリコン基板とゲート絶縁膜との界面に窒素高濃度領域が形成されるので、本実施形態によれば、ホットキャリア耐性の良好な半導体装置を提供することができる。

【0066】(変形例(その1))本実施形態の変形例(その1)による半導体装置の製造方法を図9を用いて説明する。図9は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0067】本変形例による半導体装置の製造方法は、シリコン窒化酸化膜26及び窒素高濃度領域30、32を形成する際に、窒素供給源としてN<sub>2</sub>Oガスを用いることに主な特徴がある。

【0068】まず、成膜室の温度を800℃まで上昇し、N<sub>2</sub>Oガスの導入を中止するまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様である。

であるので、説明を省略する。

【0069】次に、図9に示すように、成膜室内に、H<sub>2</sub>ガス、H<sub>2</sub>Oガス、N<sub>2</sub>Oガスを順次導入していく。まず、1SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。この後、5SLMの流量でN<sub>2</sub>Oガスの導入を開始する。N<sub>2</sub>Oガスは、熱分解してNOガスとなり、窒素供給源として機能する。

【0070】なお、N<sub>2</sub>Oガスの流量は5SLMに限定されるものではなく、例えば5SLM以下の範囲で適宜設定すればよい。また、H<sub>2</sub>OガスとH<sub>2</sub>ガスとの分圧比も、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分にシリコン窒化酸化膜24を形成できる条件で適宜設定すればよい。

【0071】このような雰囲気中で、例えば800℃、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24が形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0072】次に、N<sub>2</sub>Oガス、H<sub>2</sub>ガス、H<sub>2</sub>Oガスの成膜室内への導入を順次中止する。

【0073】この後のプロセスは図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0074】このように窒素供給源としてN<sub>2</sub>Oガスを用いた場合であっても、図1に示す第1実施形態と同様の半導体装置を製造することができる。

【0075】(変形例(その2))本実施形態の変形例(その2)による半導体装置の製造方法を図10を用いて説明する。図10は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0076】本変形例による半導体装置の製造方法は、シリコン窒化酸化膜24及び窒素高濃度領域30、32を形成する際に、窒素供給源としてNH<sub>3</sub>ガスを導入することに主な特徴がある。

【0077】まず、成膜室の温度を800℃まで上昇し、N<sub>2</sub>ガスの導入を中止するまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0078】次に、図10に示すように、成膜室内に、H<sub>2</sub>ガス、H<sub>2</sub>Oガス、NH<sub>3</sub>ガスを順次導入していく。まず、1SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。この後、0.1SLMの流量でNH<sub>3</sub>ガスの導入を開始する。

【0079】なお、NH<sub>3</sub>ガスの流量は0.1SLMに限定されるものではなく、例えば0.5SLM以下の範

囲で適宜設定すればよい。また、H<sub>2</sub>OガスとH<sub>2</sub>ガスとの分圧比も、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分にシリコン窒化酸化膜24を形成できる条件で適宜設定すればよい。

【0080】このような雰囲気中で、例えば800℃、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24が形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0081】次に、N<sub>2</sub>Oガス、H<sub>2</sub>ガス、H<sub>2</sub>Oガスの成膜室内への導入を順次中止する。

【0082】この後のプロセスは図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0083】このように窒素供給源としてNH<sub>3</sub>ガスを用いた場合であっても、図1に示す第1実施形態と同様の半導体装置を製造することができる。

【0084】(変形例(その3))本実施形態の変形例(その3)による半導体装置の製造方法を図11を用いて説明する。図11は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0085】本変形例による半導体装置の製造方法は、シリコン窒化酸化膜24及び窒素高濃度領域30、32を形成する際に、H<sub>2</sub>ガスを導入しないことに主な特徴がある。

【0086】まず、成膜室内の温度を800℃まで上昇し、N<sub>2</sub>ガスの導入を中止するまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0087】次に、成膜室内に、NH<sub>3</sub>ガス、H<sub>2</sub>Oガスを順次導入していく。まず、0.1SLMの流量でNH<sub>3</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。NH<sub>3</sub>ガスに含まれる窒素はシリコン窒化酸化膜24や窒素高濃度領域30、32を形成する際の窒素供給源として機能し、NH<sub>3</sub>ガスに含まれる水素は金属膜18やバッファ膜16の酸化を防止する還元性ガスとして機能する。

【0088】なお、NH<sub>3</sub>ガスの流量は0.1SLMに限定されるものではなく、例えば0.05～0.2SLMの範囲で適宜設定することができる。また、NH<sub>3</sub>ガスとH<sub>2</sub>Oガスとの分圧比は、例えば、1:4～1:1の範囲で適宜設定することができる。

【0089】このような雰囲気中で、例えば800℃、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24が形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0090】次に、H<sub>2</sub>Oガス、NH<sub>3</sub>ガスの成膜室内への導入を順次中止する。

【0091】この後のプロセスは図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0092】本変形例によれば、NH<sub>3</sub>に含まれる水素が、金属膜18及びバッファ膜16の酸化を防止する還元性ガスとして機能するため、H<sub>2</sub>ガスを導入しない場合であっても、図1に示す第1実施形態と同様の半導体装置を製造することができる。

【0093】(変形例(その4))本実施形態の変形例(その4)による半導体装置の製造方法を図12を用いて説明する。図12は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0094】本変形例による半導体装置の製造方法は、シリコン窒化酸化膜24及び窒素高濃度領域30、32を形成する際に、N<sub>2</sub>ガスで希釈した雰囲気を用いることに主な特徴がある。

【0095】まず、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空にするまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0096】次に、成膜室内に、5SLMの流量でN<sub>2</sub>ガスの導入を開始する。N<sub>2</sub>ガスは、希釈ガスとして機能するものである。

【0097】次に、N<sub>2</sub>ガスの導入を中止することなく、H<sub>2</sub>ガス、H<sub>2</sub>Oガス、NOガスを順次導入していく。まず、1SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。次に、0.5SLMの流量でNOガスの導入を開始し、成膜室内の圧力を例えば26.7kPa程度とする。

【0098】なお、NOガスの流量は1SLMに限定されるものではなく、例えば1SLM以下の範囲で適宜設定すればよい。また、H<sub>2</sub>OガスとH<sub>2</sub>ガスとの分圧比も、W膜及びバッファ膜を酸化することなく、ポリシリコン膜14の側壁部分にシリコン窒化酸化膜24を選択的に形成できる条件で適宜設定すればよい。また、H<sub>2</sub>OガスとH<sub>2</sub>ガスとNOガスの分圧比は、例えば、2:1～5:1の範囲で適宜設定することができる。

【0099】このような雰囲気中で、例えば800℃、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24が形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0100】次に、NOガス、H<sub>2</sub>Oガス、H<sub>2</sub>ガスの成膜室内への導入を順次中止する。

【0101】この後のプロセスは図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0102】本変形例によりN<sub>2</sub>ガスで希釈した雰囲気を用いる場合であっても、図1に示す第1実施形態による半導体装置と同様の半導体装置を製造することができる。

【0103】(変形例(その5)) 本実施形態の変形例(その5)による半導体装置の製造方法を図13を用いて説明する。図13は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0104】本変形例による半導体装置の製造方法は、シリコン窒化酸化膜24及び窒素高濃度領域30、32を形成する際に、Arガスで希釈した雰囲気を用いることに主な特徴がある。

【0105】まず、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空中にするまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0106】次に、成膜室内に、5SLMの流量でArガスの導入を開始する。Arガスは、希釈ガスとして機能するものである。

【0107】次に、N<sub>2</sub>ガスの導入を中止することなく、H<sub>2</sub>ガス、H<sub>2</sub>Oガス、NOガスを順次導入していく。具体的には、まず、1SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4SLMの流量でH<sub>2</sub>Oガスの導入を開始する。次に、0.5SLMの流量でNOガスの導入を開始し、成膜室内の圧力を例えば26.7kPa程度とする。

【0108】なお、NOガスの流量は1SLMに限定されるものではなく、例えば1SLM以下の範囲で適宜設定すればよい。また、H<sub>2</sub>OとH<sub>2</sub>との分圧比も、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24を形成できる条件で適宜設定すればよい。また、H<sub>2</sub>OガスとH<sub>2</sub>ガスとNOガスの分圧比は、例えば、4:10:1~4:10:5の範囲で適宜設定することができる。

【0109】このような雰囲気中で、例えば800℃、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24が形成され、また、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に窒素高濃度領域30が形成され、更には、ポリシリコン膜14とシリコン窒化酸化膜24との界面に窒素高濃度領域32が形成される。

【0110】次に、NOガス、H<sub>2</sub>Oガス、H<sub>2</sub>ガスの成膜室内への導入を順次中止する。

【0111】次に、Arガスの成膜室内への導入を中止する。

【0112】この後のプロセスは図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0113】本変形例によりArガスで希釈した雰囲気を用いる場合であっても、図1に示す第1実施形態による半導体装置と同様の半導体装置を製造することができる。

10 【0114】[第2実施形態] 本発明の第2実施形態による半導体装置及びその製造方法を図14乃至図16を用いて説明する。図14は、本実施形態による半導体装置を示す断面図である。図15は、本実施形態による半導体装置の製造方法を示す工程断面図である。図16は、本実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。図1乃至図13に示す第1実施形態による半導体装置及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

20 【0115】まず、本実施形態による半導体装置について図14を用いて説明する。

【0116】図14に示すように、ポリシリコン膜14の側壁部分には、シリコン窒化酸化膜24aが形成されている。かかるシリコン窒化酸化膜24aは、第1実施形態による半導体装置のシリコン窒化酸化膜24とほぼ同様のものであり、後述する方法により形成することができる。

30 【0117】他の構成要素については、図1に示す第1実施形態による半導体装置と同様であるので説明を省略する。

【0118】次に、本実施形態による半導体装置の製造方法について図15及び図16を用いて説明する。

【0119】本実施形態による半導体装置の製造方法は、ポリシリコン膜の側壁部分にシリコン酸化膜を選択的に形成した後、窒素高濃度領域を形成することに主な特徴がある。

40 【0120】まず、ゲート電極20を形成するまでの工程は、図3(a)乃至図4(a)に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0121】次に、図15(a)に示すように、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成する。このようなシリコン酸化膜23は、図16に示すようなプロセスで形成することができる。

【0122】まず、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空中にするまでのプロセスは、図7に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

50 【0123】次に、図16に示すように、成膜室内に、

$H_2$ ガス、 $H_2O$ ガスを順次導入していく。まず、1SLMの流量で $H_2$ ガスの導入を開始する。次に、0.4SLMの流量で $H_2O$ ガスの導入を開始し、成膜室内の圧力を例えば4kPaとする。

【0124】なお、 $H_2O$ と $H_2$ との分圧比は、金属膜18及びバッファ膜16を酸化することなく、ポリシリコン膜14の側壁部分に選択的にシリコン窒化酸化膜24を形成できる条件で適宜設定すればよい。

【0125】そして、成膜室内の温度を800°Cまで上昇していく。このような雰囲気中で、例えば800°C、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23が形成される。

【0126】次に、 $H_2O$ ガスの成膜室内への導入を終了する。

【0127】次に、 $H_2$ ガスの成膜室内への導入を終了することなく、1SLMの流量でNOガスの導入を開始する。このような雰囲気中で800°C、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aになり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される（図15（b）参照）。

【0128】なお、NOガスと $H_2$ ガスとの分圧比は、例えば、1:1～0.2:1の範囲で適宜設定することができる。

【0129】この後の本実施形態による半導体装置の製造方法は、図5（a）乃至図6に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0130】このようにポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成した後、窒素高濃度領域30、32を形成する場合であっても、図1に示す第1実施形態と同様の半導体装置を製造することができる。

【0131】（変形例（その1））本実施形態の変形例（その1）による半導体装置の製造方法を図17を用いて説明する。図17は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0132】本変形例による半導体装置の製造方法は、 $NH_3$ ガスより成る雰囲気を用いて、シリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0133】まず、成膜室内に、 $H_2$ ガス及び $H_2O$ ガスを導入して、ポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成するプロセスまでは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0134】次に、図17に示すように、 $H_2O$ ガスの導入を終了し、更に、 $H_2$ ガスの導入を終了する。

【0135】次に、0.1SLMの流量で $NH_3$ ガスの導入を開始する。このような雰囲気中で800°C、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aになり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。次に、成膜室内への $NH_3$ ガスの導入を終了する。

【0136】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0137】このように $NH_3$ ガスより成る雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従って、本変形例によても、図14に示す第2実施形態による半導体装置と同様の半導体装置を製造することができる。

【0138】（変形例（その2））本実施形態の変形例（その2）による半導体装置の製造方法を図18を用いて説明する。図18は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0139】本変形例による半導体装置の製造方法は、NOガスと $NH_3$ ガスとより成る雰囲気を用いてシリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0140】まず、成膜室内に、 $H_2$ ガス及び $H_2O$ ガスを導入してポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成するプロセスまでは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0141】次に、図18に示すように、 $H_2O$ ガスの導入を終了し、この後、 $H_2$ ガスの導入を終了する。

【0142】次に、0.1SLMの流量で $NH_3$ ガスの導入を開始する。この後、0.5SLMの流量でNOガスの導入を開始する。このような雰囲気中で800°C、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aとなり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。

【0143】なお、NOガスと $NH_3$ ガスとの分圧比は、例えば、1:1～5:1の範囲で適宜設定することができる。

【0144】次に、NOガスの導入を終了し、この後、

NH<sub>3</sub>ガスの導入を終了する。

【0145】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0146】このようにN<sub>2</sub>OガスとNH<sub>3</sub>ガスとより成る雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従って、本変形例によつても、図14に示す第2実施形態による半導体装置と同様の半導体装置を製造することができる。

【0147】(変形例(その3))本実施形態の変形例(その3)による半導体装置の製造方法を図19を用いて説明する。図19は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0148】本変形例による半導体装置の製造方法は、N<sub>2</sub>OガスとH<sub>2</sub>ガスとより成る雰囲気を用いてシリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0149】まず、成膜室内に、H<sub>2</sub>ガス及びH<sub>2</sub>Oガスを導入してポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成する工程までは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0150】次に、図19に示すように、成膜室内へのH<sub>2</sub>ガスの導入を終了することなく、H<sub>2</sub>Oガスの成膜室内への導入を終了する。

【0151】次に、5SLMの流量でN<sub>2</sub>Oガスの導入を開始する。このような雰囲気中で800℃、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aとなり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。

【0152】なお、H<sub>2</sub>ガスとN<sub>2</sub>Oガスとの分圧比は、例えば、1:1~1:5の範囲で適宜設定することができる。

【0153】次に、N<sub>2</sub>Oガスの導入を終了し、この後、H<sub>2</sub>ガスの導入を終了する。

【0154】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0155】このようにN<sub>2</sub>OガスとH<sub>2</sub>ガスとより成る雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従つて、本変形例によつても、図14に示す第2実施形態による半導体装置と同様の半導体装置

を製造することができる。

【0156】(変形例(その4))本実施形態の変形例(その4)による半導体装置の製造方法を図20を用いて説明する。図20は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0157】本変形例による半導体装置の製造方法は、N<sub>2</sub>OガスとNH<sub>3</sub>ガスとより成る雰囲気を用いてシリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0158】まず、成膜室内に、H<sub>2</sub>ガス、H<sub>2</sub>Oガスを導入してポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23を形成する工程までは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0159】次に、図20に示すように、H<sub>2</sub>Oガスの導入を終了し、この後、H<sub>2</sub>ガスの導入を終了する。

【0160】次に、0.1SLMの流量でNH<sub>3</sub>ガスの導入を開始する。この後、5SLMの流量でN<sub>2</sub>Oガスの導入を開始する。このような雰囲気中で800℃、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aとなり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。

【0161】なお、NH<sub>3</sub>ガスとN<sub>2</sub>Oガスとの分圧比は、例えば、1:10~1:50の範囲で適宜設定することができる。

【0162】次に、N<sub>2</sub>Oガスの導入を終了し、この後、NH<sub>3</sub>ガスの導入を終了する。

【0163】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0164】このようにN<sub>2</sub>OガスとNH<sub>3</sub>ガスとより成る雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従つて、本変形例によつても、図14に示す第2実施形態による半導体装置と同様の半導体装置を製造することができる。

【0165】(変形例(その5))本実施形態の変形例(その5)による半導体装置の製造方法を図21を用いて説明する。図21は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0166】本変形例による半導体装置の製造方法は、N<sub>2</sub>ガスで希釈された雰囲気を用いてシリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0167】まず、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空にするまでのプロセスは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0168】次に、図21に示すように、成膜室内に、5 SLMの流量でN<sub>2</sub>ガスの導入を開始する。N<sub>2</sub>ガスは、希釈ガスとして機能するものである。

【0169】次に、N<sub>2</sub>ガスの導入を中止することなく、H<sub>2</sub>ガス、H<sub>2</sub>Oガスを順次導入する。具体的には、まず、1 SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4 SLMの流量でH<sub>2</sub>Oガスの導入を開始し、成膜室内の圧力を例えば26.7 kPa程度とする。

【0170】このような雰囲気中で、例えば800°C、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23が形成される。

【0171】次に、H<sub>2</sub>ガスとN<sub>2</sub>ガスの導入を終了することなく、H<sub>2</sub>Oガスの導入を終了する。

【0172】次に、1 SLMの流量でNOガスの導入を開始する。このような雰囲気中で、例えば800°C、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aとなり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。

【0173】なお、NOガスとH<sub>2</sub>ガスとN<sub>2</sub>ガスとの分圧比は、例えば、0.2:1:5~1:1:5の範囲で適宜設定することができる。

【0174】次に、NOガスの導入を終了し、この後、H<sub>2</sub>ガスの導入を終了する。更に、N<sub>2</sub>ガスの導入を終了する。

【0175】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0176】本変形例によるとN<sub>2</sub>ガスで希釈した雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従って、本変形例によると、図14に示す第2実施形態による半導体装置と同様の半導体装置を製造することができる。

【0177】(変形例(その6)) 本実施形態の変形例(その6)による半導体装置の製造方法を図22を用いて説明する。図22は、本変形例によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【0178】本変形例による半導体装置の製造方法は、Arガスで希釈された雰囲気中を用いてシリコン酸化膜23に窒素を導入するとともに、窒素高濃度領域30、32を形成することに主な特徴がある。

【0179】まず、N<sub>2</sub>ガスの導入を中止し、成膜室内を真空にするまでのプロセスは、図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0180】次に、成膜室内に、5 SLMの流量でArガスの導入を開始する。Arガスは、希釈ガスとして機能するものである。

【0181】次に、Arガスの導入を中止することなく、H<sub>2</sub>ガス、H<sub>2</sub>Oガスを順次導入していく。具体的には、まず、1 SLMの流量でH<sub>2</sub>ガスの導入を開始する。次に、0.4 SLMの流量でH<sub>2</sub>Oガスの導入を開始し、成膜室内の圧力を例えば26.7 kPa程度とする。

【0182】このような雰囲気中で、例えば800°C、60分の熱処理を行うと、ポリシリコン膜14の側壁部分に選択的にシリコン酸化膜23が形成される。

【0183】次に、H<sub>2</sub>ガスとN<sub>2</sub>ガスの導入を終了することなく、H<sub>2</sub>Oガスの導入を終了する。

【0184】次に、1 SLMの流量でNOガスの導入を開始する。このような雰囲気中で、例えば800°C、30分の熱処理を行うと、シリコン酸化膜23内に窒素が導入されてシリコン窒化酸化膜24aとなり、また、ポリシリコン膜14とシリコン窒化酸化膜24aとの界面に窒素高濃度領域32が形成され、更には、ゲート電極20の端部の下方のシリコン基板10とゲート絶縁膜12との界面に、窒素高濃度領域30が形成される。

【0185】なお、NOガスとH<sub>2</sub>ガスとArガスとの分圧比は、例えば、0.2:1:5~1:1:5の範囲で適宜設定することができる。

【0186】次に、NOガスの導入を終了し、この後、H<sub>2</sub>ガスの導入を終了する。更に、Arガスの導入を終了する。

【0187】この後のプロセスは図16に示す第2実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0188】本変形例によるとArガスで希釈した雰囲気を用いる場合であっても、シリコン酸化膜23に窒素を導入してシリコン窒化酸化膜24aを形成することができ、また、窒素高濃度領域30、32を形成することができる。従って、本変形例によると、図14に示す第2実施形態による半導体装置と同様の半導体装置を製造することができる。

【0189】[変形実施形態] 本発明は上記実施形態に限らず種々の変形が可能である。

【0190】例えば、第1又は第2実施形態では、成膜室の温度を800°Cとしてシリコン窒化酸化膜や窒素高濃度領域を形成したが、成膜室の温度は800°Cに限定されるものではない。例えば、成膜室の温度を700°C~1050°Cの範囲、好ましくは750°C~850°Cの範囲で適宜設定してもよい。

【0191】また、第1実施形態の変形例（その1）乃至変形例（その3）において、N<sub>2</sub>ガスやArガスを用いて希釈してもよい。

【0192】また、第2実施形態の変形例（その1）乃至変形例（その4）において、N<sub>2</sub>ガスやArガスを用いて希釈してもよい。

【0193】また、第1及び第2実施形態では、N<sub>2</sub>ガスやArガスを用いて希釈したが、希釈ガスはN<sub>2</sub>ガスやArガスに限定されるものではなく、例えばXeガス、Krガス等の希ガスを用いて希釈してもよい。

【0194】また、ガス流量は、第1及び第2実施形態で示したガス流量に限定されるものではなく、所望のシリコン窒化酸化膜や所望の窒素高濃度領域を形成すべく、適宜ガス流量を設定してもよい。

【0195】

【発明の効果】以上の通り、本発明によれば、ゲート電極をパターニングした後に、窒素原子を含み、酸化作用と還元作用とを有するガス雰囲気中で熱処理を行うので、ポリシリコン膜の側壁部分に選択的にシリコン窒化酸化膜を形成するとともに、ポリシリコン膜とシリコン窒化酸化膜との界面に窒素高濃度領域を形成することができる。ポリシリコン膜とシリコン窒化酸化膜との界面に窒素高濃度領域が形成されるので、本発明によれば、ポリシリコン膜の空乏化を抑制することができる。

【0196】また、本発明によれば、ゲート電極をパターニングした後に、窒素原子を含み、酸化作用と還元作用とを有するガス雰囲気中で熱処理を行うので、ゲート電極の端部の下方のシリコン基板とゲート絶縁膜との界面に窒素高濃度領域を形成することができる。シリコン基板とゲート絶縁膜との界面に窒素高濃度領域が形成されるので、本発明によれば、ホットキャリア耐性の良好な半導体装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態による半導体装置を示す断面図である。

【図2】ゲート電極の端部の下方のゲート絶縁膜とシリコン基板との界面近傍領域における窒素濃度分布を示すグラフである。

【図3】本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その1）である。

【図4】本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その2）である。

【図5】本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その3）である。

【図6】本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その4）である。

【図7】本発明の第1実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図8】シリコンとタンゲステンの酸化の有無を示すグ

ラフである。

【図9】本発明の第1実施形態の変形例（その1）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図10】本発明の第1実施形態の変形例（その2）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図11】本発明の第1実施形態の変形例（その3）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図12】本発明の第1実施形態の変形例（その4）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図13】本発明の第1実施形態の変形例（その5）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図14】本発明の第2実施形態による半導体装置を示す断面図である。

【図15】本発明の第2実施形態による半導体装置の製造方法を示す工程断面図である。

【図16】本発明の第2実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図17】本発明の第2実施形態の変形例（その1）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図18】本発明の第2実施形態の変形例（その2）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図19】本発明の第2実施形態の変形例（その3）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図20】本発明の第2実施形態の変形例（その4）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図21】本発明の第2実施形態の変形例（その5）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図22】本発明の第2実施形態の変形例（その6）によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャートである。

【図23】提案されている半導体装置を示す断面図である。

【符号の説明】

10…シリコン基板

12…ゲート絶縁膜

14…ポリシリコン膜

16…バッファ膜

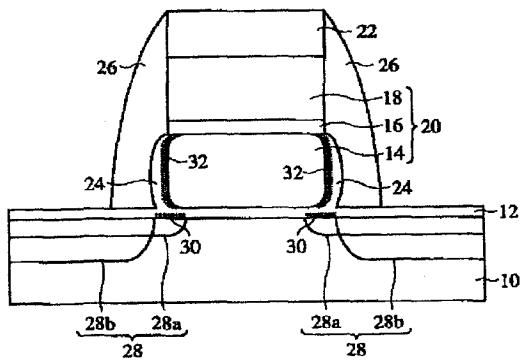
18…金属膜

20…ゲート電極

- 22…キャップ膜
- 23…シリコン酸化膜
- 24…シリコン窒化酸化膜
- 24 a…シリコン窒化酸化膜
- 26…サイドウォール絶縁膜
- 28…ソース／ドレイン拡散層
- 28 a、28 b…不純物拡散領域
- 30…窒素高濃度領域
- 32…窒素高濃度領域
- 110…シリコン基板
- 112…ゲート絶縁膜

【図1】

本発明の第1実施形態による半導体装置を示す断面図



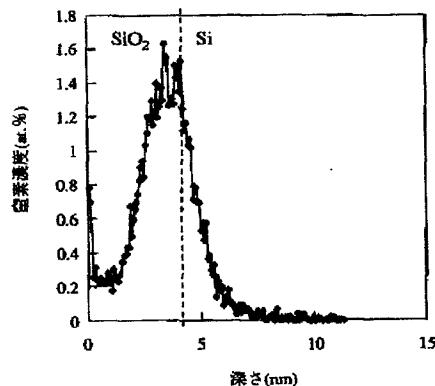
- 10…シリコン基板
- 12…ゲート絶縁膜
- 14…ポリシリコン膜
- 16…バッファ膜
- 18…金属膜
- 20…ゲート電極
- 22…キャップ膜
- 24…シリコン窒化酸化膜
- 26…サイドウォール絶縁膜
- 28…ソース／ドレイン拡散層
- 28a, 28b…不純物拡散領域
- 30…窒素高濃度領域
- 32…窒素高濃度領域

- \* 114…ポリシリコン膜
- 116…バッファ膜
- 118…金属膜
- 120…ゲート電極
- 122…キャップ膜
- 123…シリコン酸化膜
- 126…サイドウォール絶縁膜
- 128…ソース／ドレイン拡散層
- 128 a, 128 b…不純物拡散領域
- 10 130…窒素高濃度領域

\*

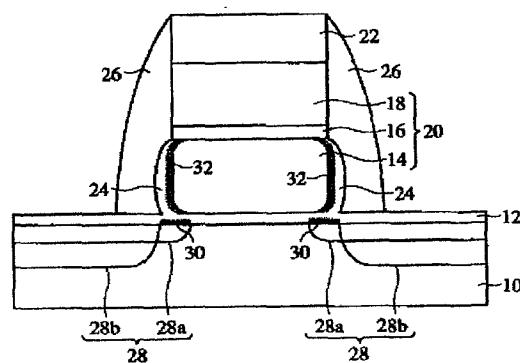
【図2】

ゲート電極の端部の下方のゲート絶縁膜とシリコン基板との界面近傍領域における窒素濃度分布を示すグラフ



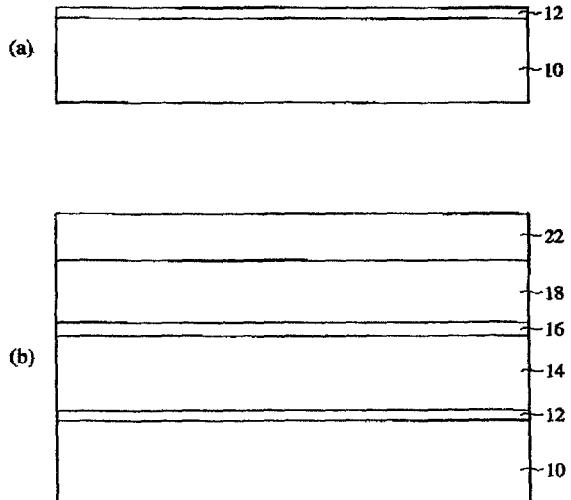
【図6】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図(その4)



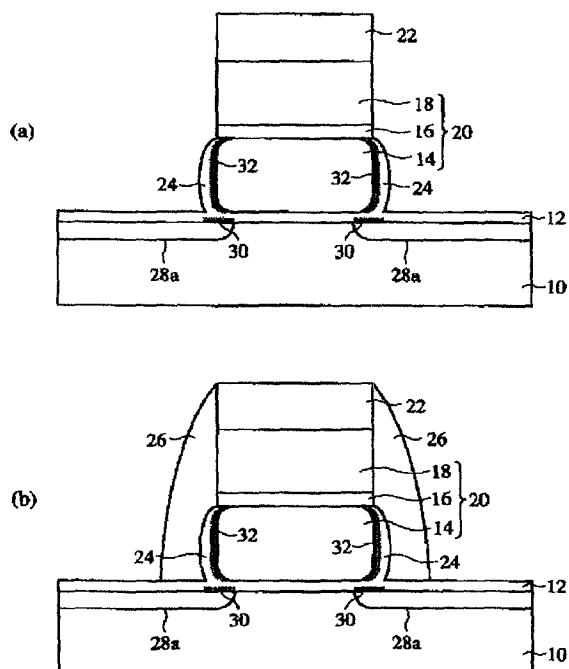
【図3】

本発明の第1実施形態による半導体装置の製造方法を示す  
工程断面図(その1)



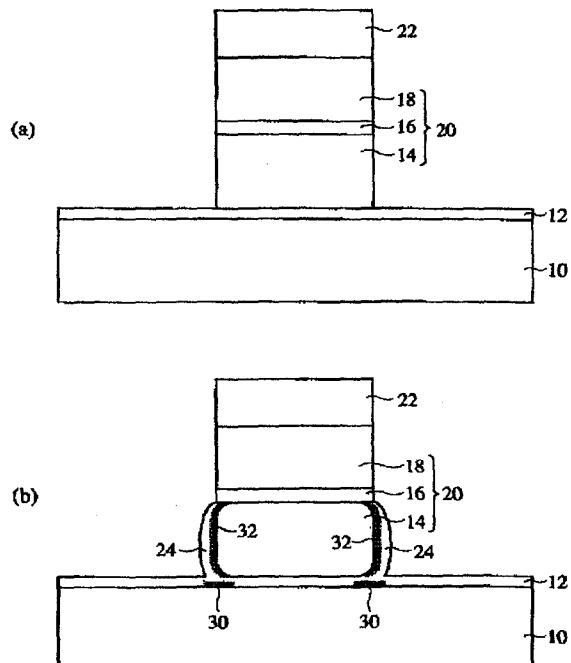
【図5】

本発明の第1実施形態による半導体装置の製造方法を示す  
工程断面図(その3)



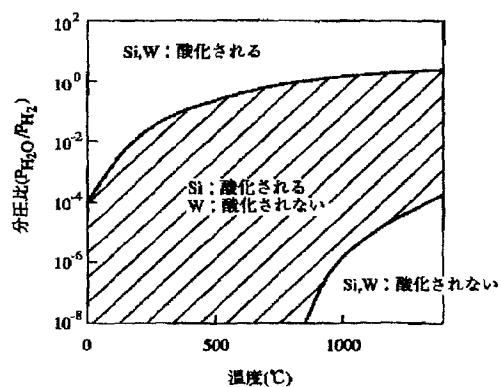
【図4】

本発明の第1実施形態による半導体装置の製造方法を示す  
工程断面図(その2)



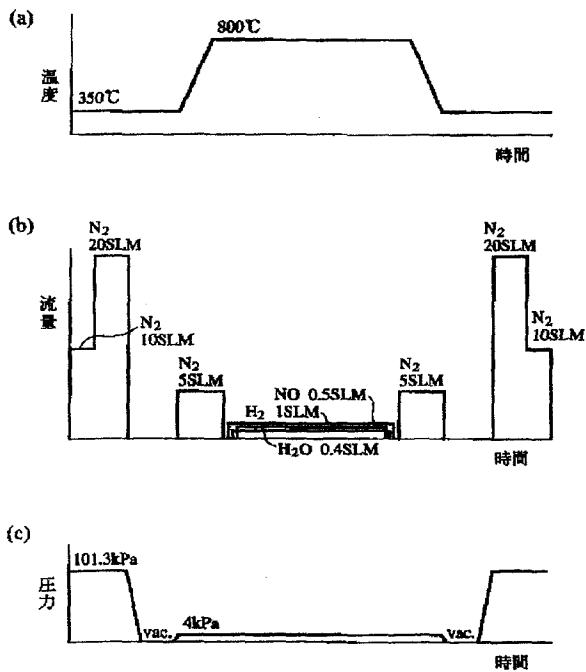
【図8】

シリコンとタンゲステンの酸化の有無を示すグラフ



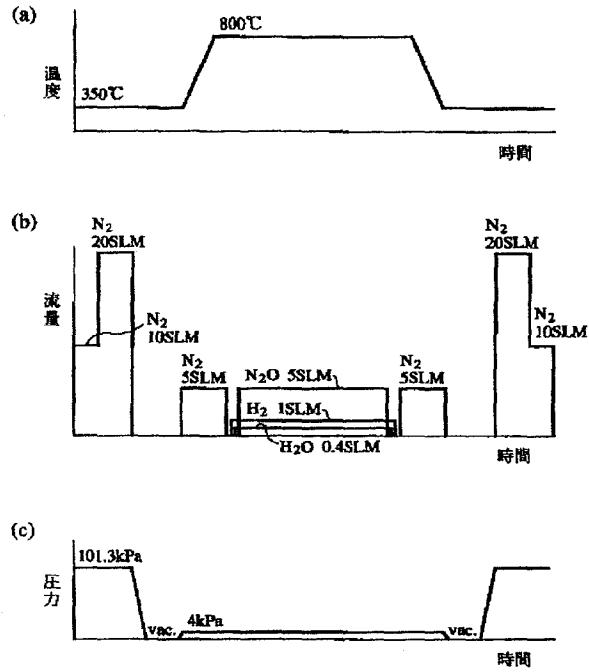
【図7】

本発明の第1実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャート



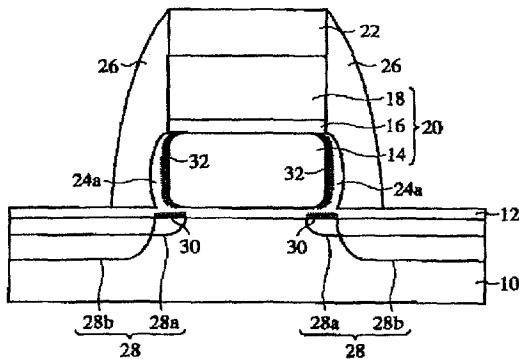
【図9】

本発明の第1実施形態の変形例(その1)によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャート



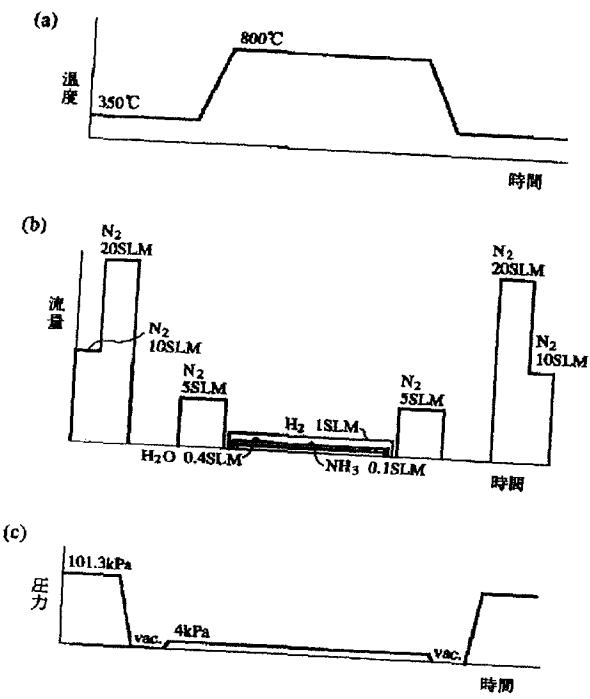
【図14】

本発明の第2実施形態による半導体装置を示す断面図



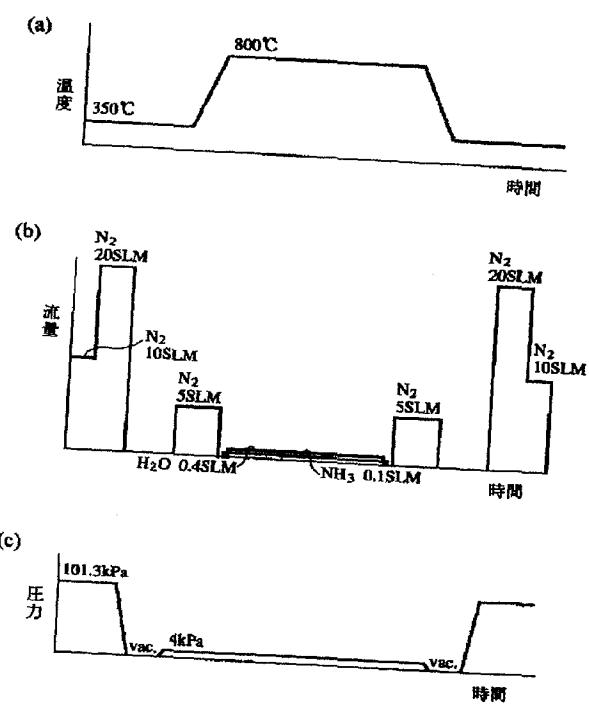
【図10】

本発明の第1実施形態の変形例(その2)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



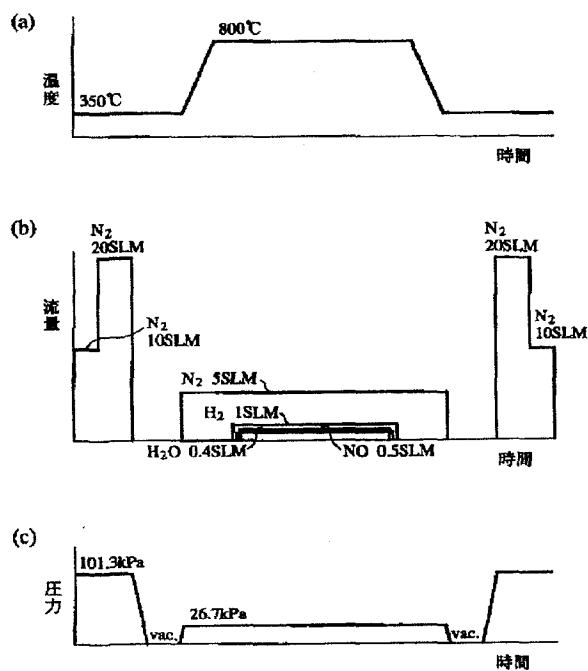
【図11】

本発明の第1実施形態の変形例(その3)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



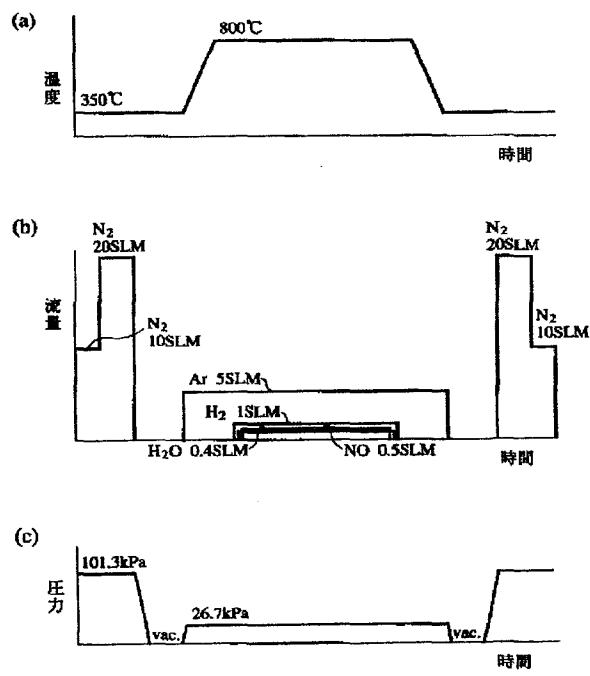
【図12】

本発明の第1実施形態の変形例(その4)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



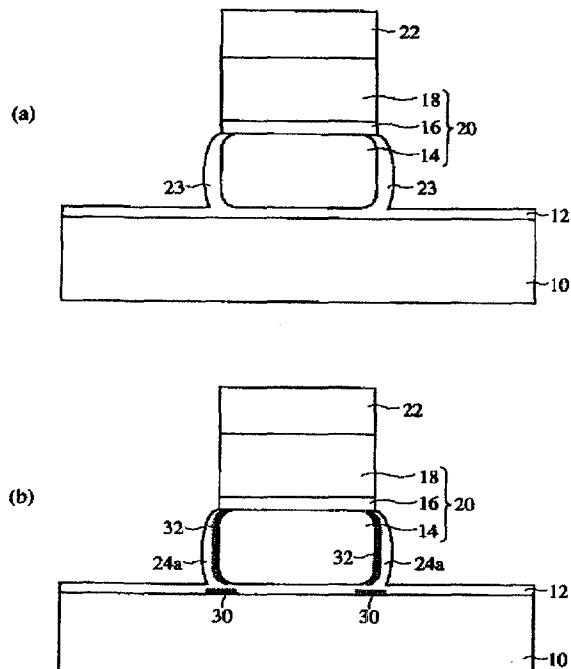
【図13】

本発明の第1実施形態の変形例(その5)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



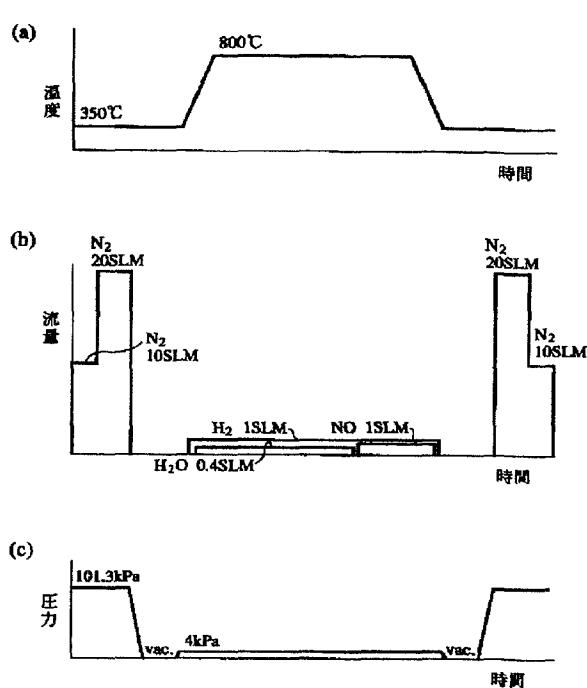
【図15】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図



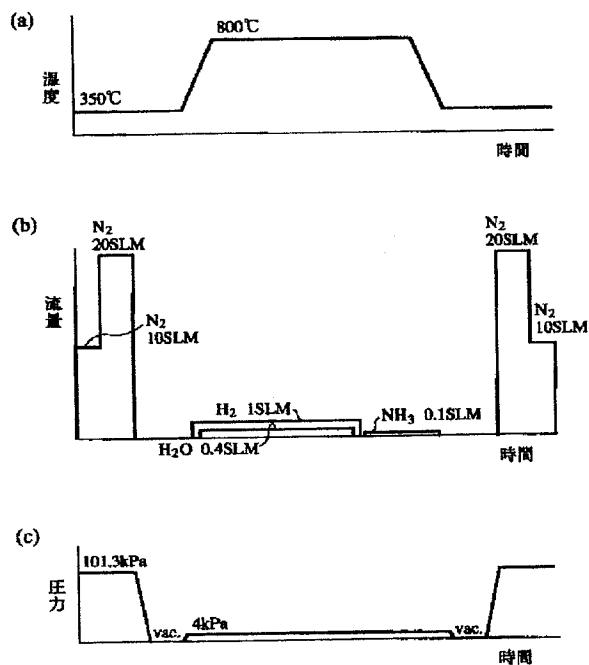
【図16】

本発明の第2実施形態によるシリコン窒化酸化膜及び窒素高濃度領域の形成プロセスを示すタイムチャート



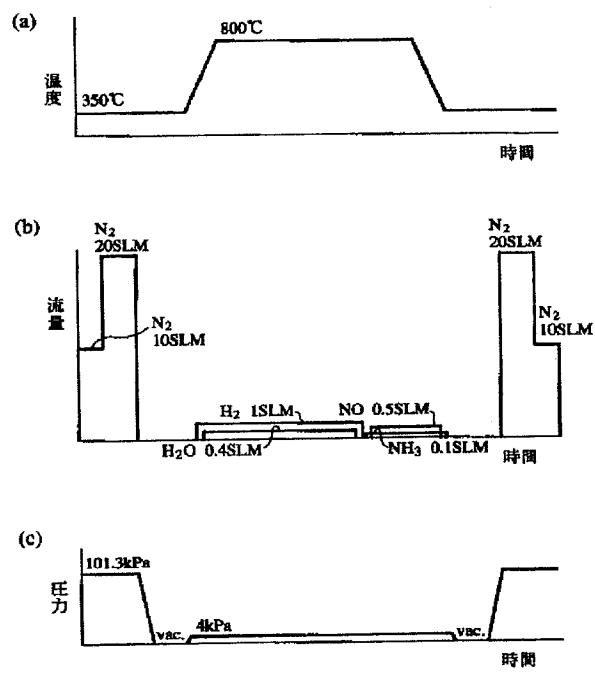
【図17】

本発明の第2実施形態の変形例(その1)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



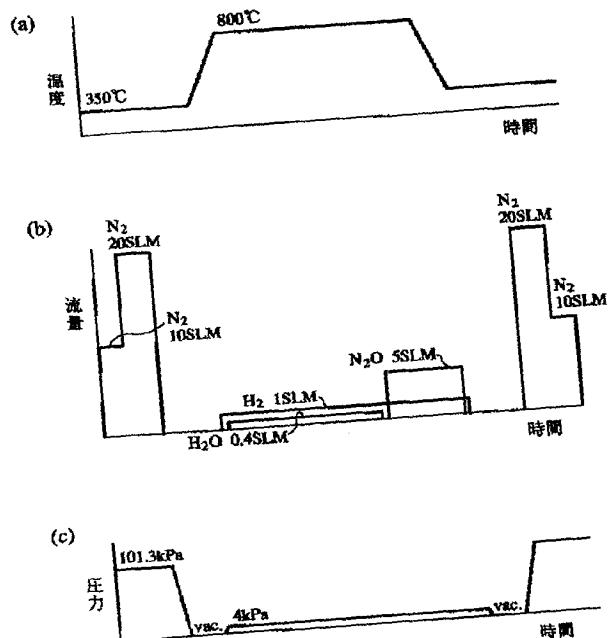
【図18】

本発明の第2実施形態の変形例(その2)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



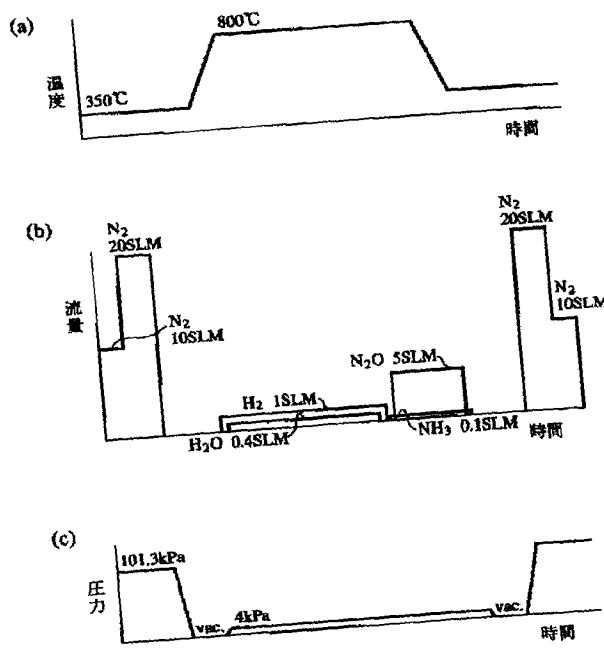
【図19】

本発明の第2実施形態の変形例(その3)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



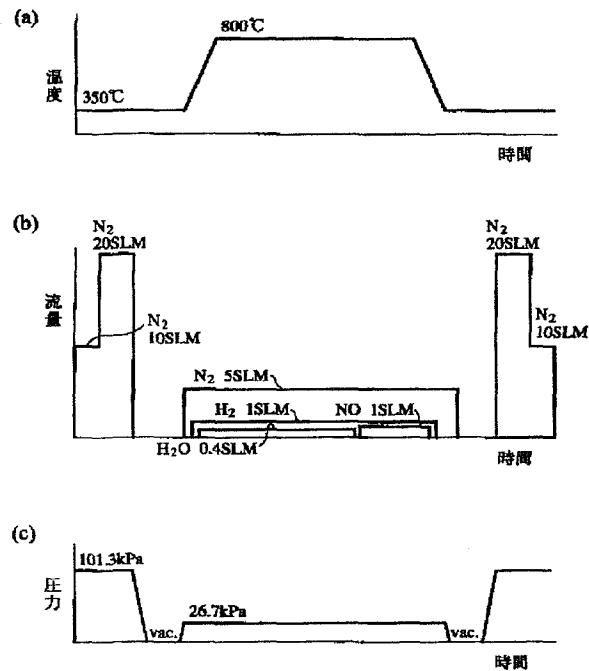
【図20】

本発明の第2実施形態の変形例(その4)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



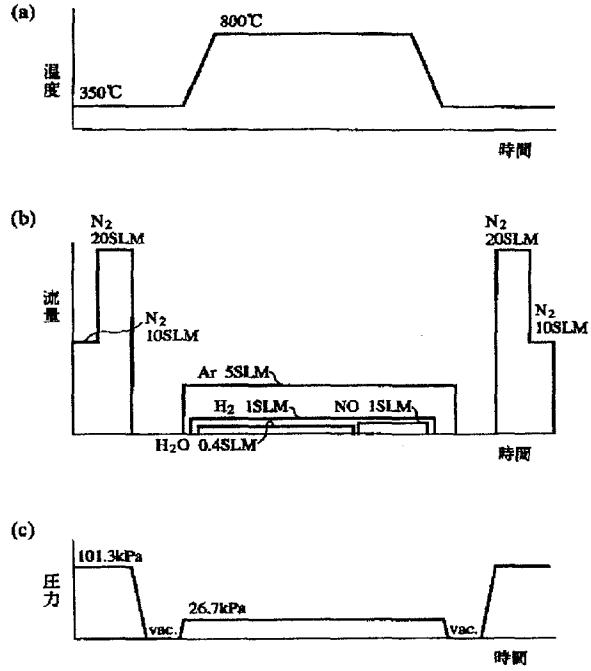
【図21】

本発明の第2実施形態の変形例(その5)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



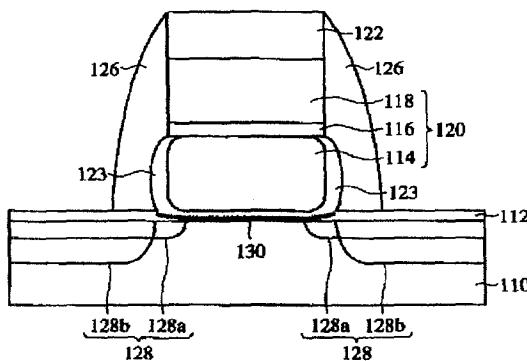
【図22】

本発明の第2実施形態の変形例(その6)による  
シリコン窒化酸化膜及び窒素高濃度領域の  
形成プロセスを示すタイムチャート



【図23】

提案されている半導体装置を示す断面図



- 110…シリコン基板
- 112…ゲート絶縁膜
- 114…ポリシリコン膜
- 116…バッファ膜
- 118…金属膜
- 120…ゲート電極
- 122…キャップ膜
- 123…シリコン酸化膜
- 126…サイドウォール絶縁膜
- 128…ソース／ドレイン拡散層
- 128a、128b…不純物拡散領域
- 130…窒素高濃度領域

---

フロントページの続き

(72)発明者 須黒 恭一  
神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(72)発明者 小澤 良夫  
神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(72)発明者 赤坂 泰志  
神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

Fターム(参考) 4M104 AA01 BB01 CC05 DD04 DD37  
DD43 DD78 DD89 EE15 FF18  
GG09 GG14 HH18  
5F040 DA17 DC01 EC02 EC07 ED03  
ED06 ED07 EF02 FA04 FA07  
FA10 FA18 FB02 FB04

**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1]A semiconductor device which is provided with the following and characterized by introducing nitrogen into an interface of said silicon substrate of a lower part of an end of said gate electrode, and said gate dielectric film by concentration higher than concentration of nitrogen in an interface of said silicon substrate [ directly under ] of said gate electrode, and said gate dielectric film.

Gate dielectric film formed on a silicon substrate.

A gate electrode which has the metal membrane which was formed on said gate dielectric film and formed on a polysilicon film and said polysilicon film.

An insulator layer selectively formed in a side wall part of said polysilicon film.

[Claim 2]A semiconductor device, wherein nitrogen is introduced in the semiconductor device according to claim 1 by concentration higher than concentration of nitrogen which can be set also to an interface of said silicon substrate [ directly under ] of said gate electrode, and said gate dielectric film or an interface of said polysilicon film and said insulator layer.

[Claim 3]A manufacturing method of a semiconductor device characterized by comprising the following.

A process of forming gate dielectric film on a silicon substrate.

A process of forming a gate electrode which has a polysilicon film and the metal membrane formed on said polysilicon film on said gate dielectric film.

A process of introducing nitrogen into an interface of said silicon substrate of a lower part of an end of said gate electrode, and said gate dielectric film while heat-treating in a gas atmosphere which has oxidation and a reducing action including a nitrogen atom and forming an insulator layer in a side wall part of said polysilicon film selectively.

[Claim 4]A manufacturing method of a semiconductor device characterized by comprising the following.

A process of forming gate dielectric film on a silicon substrate.

A process of forming a gate electrode which has a polysilicon film and the metal membrane formed on said polysilicon film on said gate dielectric film.

A process of heat-treating in a gas atmosphere which has oxidation and a reducing action, and forming an insulator layer in a side wall part of said polysilicon film selectively.

A process of heat-treating in a gas atmosphere which has a reducing action including a nitrogen atom, and introducing nitrogen into an interface of said silicon substrate of a lower part of an end of said gate electrode, and said gate dielectric film.

[Claim 5]A manufacturing method of a semiconductor device characterized by introducing nitrogen also into an interface of said polysilicon film and said insulator layer in a process of introducing said nitrogen in a manufacturing method of the semiconductor device according to claim 3 or 4.

---

[Translation done.]

**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]****[0001]**

[Field of the Invention] This invention relates to a semiconductor device which has a gate electrode of the polymetal structure which started a semiconductor device and a manufacturing method for the same, especially deposited the polysilicon film and the metal membrane, and a manufacturing method for the same.

**[0002]**

[Description of the Prior Art] Recently, low resistance-ization of the gate electrode is called for with high integration of a CMOS transistor, and improvement in the speed.

[0003] The so-called semiconductor device of the polymetal structure which laminated a refractory metal and polysilicon by making a gate electrode into the low-resistance-ized art is proposed. The semiconductor device of this polymetal structure for example, Low-resistivity poly-metal gate electrode durable for high-temperature processing, Y.Akasaka et al., IEEE Trans. Onelectron It is indicated by Dev.43 and 1864 (1996).

[0004] The semiconductor device of the polymetal structure proposed is explained using drawing 23. Drawing 23 is a sectional view showing the semiconductor device of the polymetal structure proposed.

[0005] As shown in drawing 23, on the silicon substrate 110, the gate dielectric film 112 which comprises a silicon nitriding oxide film is formed. The buffer film 116 which comprises WSiN formed on the polysilicon film 114 and the polysilicon film 114 on the gate dielectric film 112, The gate electrode 120 constituted by the laminated structure with the metal membrane 118 which comprises W (tungsten) formed on the buffer film 116 is formed. The buffer film 116 is to prevent the high tungsten silicide of resistance from the polysilicon film 114 and the metal membrane 118 reacting, and being formed. On the gate electrode 120, the cap film 122 which comprises a silicon nitride film is formed.

[0006] The silicon oxide 123 is formed in the side wall part of the polysilicon film 114. The silicon oxide 123 is for aiming at relaxation of electric field concentrates while removing the damage introduced when the gate electrode 120 was patterned.

[0007] The sidewall insulating film 126 is formed in the gate electrode 120 and the side attachment wall of the silicon oxide 123. In the silicon substrate 110 of the both sides of the gate electrode 120, the sauce / drain diffused layer 128 of the extension source drain structure constituted by the impurity diffusion region 128a and the impurity diffusion region 128b are formed.

[0008] The gate dielectric film 112 is the field 130 expressed by attaching shade and shadow among a figure, and nitrogen concentration is high. Since the field 130 where nitrogen concentration is high is formed into the gate dielectric film 112, It is controlled that impurities, such as boron introduced into the polysilicon film 114, fall out to the silicon substrate 110 side, It is controlled that the impurity introduced into the impurity diffusion region 128a which constitutes an extension source drain is inhaled by the gate dielectric film 112 and sidewall insulating film 126 grade. This principle for example, High Performance & Highly. It is indicated by Reliable Deep Submicron CMOSFET using Nitrided-Oxide, KIriko et al., 1999 Symp. on VLSI

Technology, and 9A-2.

[0009]The tungsten used for the metal membrane 118 is a material which oxidizes easily. If tungsten oxidizes and it becomes  $WO_3$ , resistance becomes high and cannot attain the original purpose of the semiconductor device of the polymetal structure of low-resistance-izing of the gate electrode 120. For this reason, it is necessary only for the side wall part of the polysilicon film 114 to form the silicon oxide 123 selectively, without oxidizing metal membrane 118 grade, when forming the silicon oxide 123. So, in the semiconductor device of the polymetal structure proposed. The silicon oxide 123 is selectively formed only in the side wall part of the polysilicon film 114, without oxidizing the metal membrane 118 by heat-treating in the atmosphere containing  $H_2O$  which has the oxidation, and  $H_2$  which has a reducing action, after patterning the gate electrode 120.

[0010]In the semiconductor device of such a polymetal structure, since the metal membrane is used for the gate electrode, a gate electrode can be low-resistance-ized and it can contribute to improvement in the speed and high integration by extension.

[0011]

[Problem(s) to be Solved by the Invention]However, in the semiconductor device proposed. Since oxidation advanced also in the interface of the silicon substrate 110 and the gate dielectric film 112 when forming the silicon oxide 123 in the side of the polysilicon film 114, the field 130 where nitrogen concentration is high might estrange from the interface of the silicon substrate 110 and the gate dielectric film 112. If the field 130 where nitrogen concentration is high stops existing in the interface of the silicon substrate 110 of the lower part of the end of the gate electrode 120, and the gate dielectric film 112, Impurities, such as boron which hot carrier resistance may deteriorate and was introduced into the polysilicon film 113, might fall out to the silicon substrate 110 side.

[0012]In the semiconductor device proposed, according to the hot heat treatment process, impurities, such as boron introduced into the polysilicon film 114, may fall out in the silicon oxide 123, and depletion-ization of the polysilicon film 114 might arise. For this reason, good BT stress tolerance could not be acquired and gate resistance might fully be unable to be reduced.

[0013]In the semiconductor device which has polymetal structure, there is the purpose of this invention in providing a semiconductor device which can secure hot carrier resistance, and a manufacturing method for the same while controlling depletion-ization of a gate electrode.

[0014]

[Means for Solving the Problem]A gate electrode which has the metal membrane which the above-mentioned purpose was formed on gate dielectric film formed on a silicon substrate, and said gate dielectric film, and was formed on a polysilicon film and said polysilicon film, It has the insulator layer selectively formed in a side wall part of said polysilicon film, It is attained by semiconductor device, wherein nitrogen is introduced into an interface of said silicon substrate of a lower part of an end of said gate electrode, and said gate dielectric film by concentration higher than concentration of nitrogen in an interface of said silicon substrate [ directly under ] of said gate electrode, and said gate dielectric film. Thereby, since nitrogen is introduced into an interface of a silicon substrate and gate dielectric film at high concentration, a good semiconductor device of hot carrier resistance can be provided.

[0015]

[Embodiment of the Invention][A 1st embodiment] A semiconductor device by a 1st embodiment of this invention and a manufacturing method for the same are explained using drawing 1 thru/or drawing 8. Drawing 1 is a sectional view showing the semiconductor device by this embodiment. Drawing 2 is a graph which shows the nitrogen concentration distribution in the field near the interface of the gate dielectric film of the lower part of the end of a gate electrode, and a silicon substrate. Drawing 3 thru/or drawing 6 are the process sectional views showing the manufacturing method of the semiconductor device by this embodiment. Drawing 7 is a time chart which shows the formation process of the silicon nitriding oxide film by this embodiment, and a nitrogen high concentration region. Drawing 8 is a graph which shows the existence of oxidation of silicon and tungsten.

[0016]As shown in drawing 1, on the silicon substrate 10, the gate electrode 20 is formed via the gate dielectric film 12 which comprises a silicon nitriding oxide film.

[0017]The gate electrode 20 is constituted by the laminated structure of the polysilicon film 14 formed on the gate dielectric film 12, the buffer film 16 which comprises WSiN formed on the polysilicon film 14, and the metal membrane 18 which comprises W formed on the buffer film 16. The buffer film 16 is to prevent the high tungsten silicide of resistance from the polysilicon film 14 and the metal membrane 18 reacting, and being formed.

[0018]On the gate electrode 20, the cap film 22 which comprises a silicon nitride film is formed.

[0019]The silicon nitriding oxide film 24 is formed in the side wall part of the polysilicon film 14. The silicon nitriding oxide film 24 is for aiming at relaxation of electric field concentrates while removing the damage introduced when the gate electrode 20 was patterned.

[0020]The sidewall insulating film 26 is formed in the side attachment wall of the gate electrode 20 and the silicon nitriding oxide film 24. In the silicon substrate 10 of the both sides of the gate electrode 20, the sauce / drain diffused layer 28 of the extension source drain structure constituted by the impurity diffusion region 28a and the impurity diffusion region 28b are formed.

[0021]The semiconductor device by this embodiment has one of the main features in the point that the field 30 where nitrogen concentration is high is formed in the interface of the gate dielectric film 12 of the lower part of the end of the gate electrode 20, and the silicon substrate 10.

[0022]That is, the nitrogen concentration of the interface of the gate dielectric film 12 and the silicon substrate 10 of the end of the gate electrode 20 which can be set caudad is higher than the nitrogen concentration in the gate dielectric film 12 of the lower part of the field except directly under [ of the gate electrode 20 ], i.e., the end of the gate electrode 20.

[0023]The fields 30 and 32 where nitrogen concentration is high are expressed by attaching shade and shadow among the figure. In this Description, the field where such nitrogen concentration is high is called nitrogen high concentration region.

[0024]The nitrogen concentration of the interface of the gate dielectric film 12 and the silicon substrate 10 which can set the end of the gate electrode 20 caudad by this embodiment, After patterning the gate electrode 20 so that it may mention later, it is higher than the nitrogen concentration in the gate dielectric film [ directly under ] 12 of the gate electrode 20 in order to form the nitrogen high concentration region 30.

[0025]Drawing 2 is a graph which shows the nitrogen concentration distribution in the field near the interface of the gate dielectric film of the lower part of the end of a gate electrode, and a silicon substrate. The horizontal axis expresses the depth and the vertical axis expresses nitrogen concentration. The interface of the silicon substrate 10 and the gate dielectric film 12 is expressed with the dashed line among the figure.

[0026]In the silicon substrate 10, the gate dielectric film 12, and the field near the interface, nitrogen concentration is high so that drawing 2 may show.

[0027]In the semiconductor device which is shown in drawing 23 and which is proposed, when forming an oxide film in the side wall part of a polysilicon film selectively, oxidation advanced from the interface of a silicon substrate and a silicon nitride film, and the nitrogen high concentration region had estranged from the interface of a silicon substrate and gate dielectric film. For this reason, hot carrier resistance might deteriorate and impurities, such as boron, might fall out from sauce/drain diffused layer. On the other hand, in this embodiment, since the nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, Impurities, such as boron, can be prevented from being able to acquire good hot carrier resistance and falling out from sauce/drain diffused layer.

[0028]The semiconductor device by this embodiment has one of the main features also in the point that the field 32 where nitrogen concentration is high is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24. According to this embodiment, since the nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24, it can control that impurities, such as boron introduced into the polysilicon film 14, fall out to the silicon nitriding oxide film 24. Therefore, according to this

embodiment, depletion-ization of the polysilicon film 14 can be prevented and the good semiconductor device of an electrical property can be provided.

[0029]Next, the manufacturing method of the semiconductor device by this embodiment is explained using drawing 3 thru/or drawing 8. Drawing 3 thru/or drawing 6 are the process sectional views showing the manufacturing method of the semiconductor device by this embodiment.

[0030]First, as shown in drawing 3 (a), the gate dielectric film 12 which comprises the silicon nitriding oxide film of 4.5 nm of thickness is formed on the silicon substrate 10. This gate dielectric film 12 can be formed by carrying out wet oxidation of the silicon substrate 10 surface, and, for example, heat-treating in NO gas atmosphere after this.

[0031]Next, the polysilicon film 14 of 70 nm of thickness is formed with a CVD method on the silicon substrate 10 in which the gate dielectric film 12 was formed, for example.

[0032]Next, an impurity is introduced into the polysilicon film 14 by an ion implantation. When forming the polysilicon film of p form, B (boron) ion is poured in by accelerating energy 5keV and dose  $2 \times 10^{15} \text{ cm}^{-2}$ , for example. When forming the polysilicon film of n form, P (Lynn) ion is poured in by accelerating energy 10keV and dose  $4 \times 10^{15} \text{ cm}^{-2}$ , for example.

[0033]Next, the buffer film 16 which comprises WN of 5 nm of thickness is formed, for example by a sputtering technique on the polysilicon film 14.

[0034]Next, the metal membrane 18 which comprises W of 40 nm of thickness is formed, for example by a sputtering technique on the buffer film 16.

[0035]Next, the cap film 22 which comprises SiN of 200 nm of thickness is formed with a CVD method on the metal membrane 18, for example (refer to drawing 3 (b)).

[0036]Next, the cap film 22, the metal membrane 18, the buffer film 16, and the polysilicon film 14 are patterned using photolithography technique. The upper surface forms the gate electrode 20 of the polymetal structure which comprises the polysilicon film 14, the buffer film 16, and the metal membrane 18 which were covered with the cap film 22 (refer to drawing 4 (a)).

[0037]Next, the silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14, without oxidizing the metal membrane 18 and the buffer film 16. The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0038]Such the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32 can be formed by a process as shown in drawing 7. Drawing 7 is a time chart which shows the formation process of a silicon nitriding oxide film and a nitrogen high concentration region.

Drawing 7 (a) shows the temperature of the membrane formation interior of a room, drawing 7 (b) shows the flow of the gas introduced into a membrane formation room, and drawing 7 (c) shows the pressure of the membrane formation interior of a room.

[0039]That is, first, as shown in drawing 7, the pressure of the membrane formation interior of a room makes 350 \*\* temperature of the membrane formation interior of a room with atmospheric pressure, i.e., the state of about 101.3 kPa(s), and introduces N<sub>2</sub> gas into the membrane

formation interior of a room by the flow of 10SLM. Then, the flow of N<sub>2</sub> gas is set to 20SLM. It is because there is a possibility that the side wall part of metal membrane 18 grade may oxidize when setting low the temperature of the membrane formation interior of a room to 350 \*\* makes an elevated temperature the membrane formation interior of a room in the stage where oxygen remains in the membrane formation interior of a room.

[0040]Next, introduction of N<sub>2</sub> gas is stopped and the membrane formation interior of a room is made into a vacuum.

[0041]Next, N<sub>2</sub> gas is introduced into the membrane formation interior of a room by the flow of 5SLM, and the pressure of the membrane formation interior of a room is set to about 4 kPa. Then, the temperature of the membrane formation interior of a room is raised to 800 \*\*. If the temperature of the membrane formation interior of a room rises to 800 \*\*, introduction of N<sub>2</sub> gas

will be stopped.

[0042]Next,  $H_2$  gas,  $H_2O$  gas, and NO gas are introduced into the membrane formation interior of a room one by one. First, introduction of  $H_2$  gas is started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM. Then, introduction of NO gas is started by the flow of 0.5SLM.

[0043]The NO gas introduced into the membrane formation interior of a room functions as a nitrogen supply source,  $H_2O$  gas functions as a oxidizing gas, and  $H_2$  gas functions as reducing gas.

[0044]In such an atmosphere, without oxidizing the metal membrane 18 and the buffer film 16, if 800 \*\* and heat treatment for 60 minutes are performed, for example, acid nitriding of the side wall part of the polysilicon film 14 is carried out selectively, and the silicon nitride film 24 of 10 nm of thickness is formed in the side wall part of the polysilicon film 14. About 2.7 nm of acid nitrides will grow by this acid nitriding also on the gate dielectric film 12 exposed on the silicon substrate 10. The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12 by this acid nitriding, and the nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0045]Drawing 8 is a graph which shows the existence of oxidation of silicon and tungsten. The horizontal axis shows forming temperature and the vertical axis shows the division ratio of  $H_2$  gas and  $H_2O$  gas. This graph is quoted from N.Yamamoto et al. and In Proc. 15th SSDM and 94 (1983).

[0046]Only Si oxidizes without oxidizing W, if the division ratio of  $H_2$  gas and  $H_2O$  gas is set up within limits which attached hatching so that drawing 8 may show.

[0047]Therefore, it is thought that acid nitriding of the side wall part of the polysilicon film 14 can be carried out selectively, without oxidizing the metal membrane 18, if membranes are formed by setting up the division ratio of  $H_2$  gas and  $H_2O$  gas within limits which attached hatching by drawing 8.

[0048]For example, when the temperature of the membrane formation interior of a room is 800 \*\*, it is thought that what is necessary is just to set up the division ratio of  $H_2O$  to  $H_2$  within the limits of  $1 \times 10^{-8} - 4 \times 10^{-1}$ .

[0049]Alternative oxidation uses that the Gibbs' free energy (GibbsFree Energy) which generates silicon oxide is larger than the Gibbs' free energy which generates a metallic oxide. W used by this embodiment is metal which oxidizes easily, for example, the Gibbs' free energy at 800 \*\* is 99 kcal.

[0050]When the Gibbs' free energy at 800 \*\* was examined about other metallic materials here, as for 34 kcal and Co, 101 kcal and Mo of 76 kcal and Cr were [ nickel ] 95 kcal. The Gibbs' free energy of these metallic materials is almost as smaller as the Gibbs' free energy of W than the case of equivalent or W.

[0051]Therefore, even if it is a case where these metal is used as a material of the metal membrane 18, it is thought possible to perform alternative oxidation on the same conditions as this embodiment.

[0052]The precious metals, such as Au, Ag, and Pt, are also considered not to oxidize at 800 \*\*. Therefore, even if it is a case where these precious metals are used as a material of the metal membrane 18, it is thought possible to perform alternative oxidation.

[0053]In the above, although the flow of NO gas was set to 0.5SLM, the flow of NO gas is not limited to 0.5SLM. For example, the flow of NO gas can be suitably set up in 1 or less SLM.

[0054]Next, as shown in drawing 7, introduction of NO gas,  $H_2O$  gas, and  $H_2$  gas is stopped one by one.

[0055]Next,  $N_2$  gas is introduced into the membrane formation interior of a room by the flow of 5SLM. Then, the temperature of the membrane formation interior of a room is reduced to 300 \*\*.

[0056]Next, if the temperature of the membrane formation interior of a room falls to 300 \*\*, introduction of the  $N_2$  gas to the membrane formation interior of a room will be stopped. If introduction of  $N_2$  gas is stopped, the membrane formation interior of a room will be in a vacua.

[0057]Next,  $N_2$  gas is introduced into the membrane formation interior of a room by the flow of 20SLM. Thereby, the pressure of the membrane formation interior of a room rises to atmospheric pressure. Then, the introduction amount of the  $N_2$  gas to the membrane formation interior of a room is set to 10SLM.

[0058]In this way, the silicon nitride film 24 is selectively formed in the side wall part of the polysilicon film 14. The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24 (refer to drawing 4 (b)).

[0059]Next, an ion implantation is performed by using the gate electrode 20 as a mask, and this forms the impurity diffusion region 28a which constitutes the shallow field of an extension source drain in the silicon substrate 10 of the both sides of the gate electrode 20 (refer to drawing 5 (a)). In forming the impurity diffusion region of p form MOS transistor, it pours in  $BF_2$  ion by

accelerating energy 10keV and dose  $5 \times 10^{14} \text{ cm}^{-2}$ , for example. In forming the impurity diffusion region of a nMOS transistor, it pours in As ion by accelerating energy 15keV and dose  $5 \times 10^{14} \text{ cm}^{-2}$ , for example.

[0060]Next, the silicon nitride film of 20 nm of thickness is formed in the whole surface, for example with a CVD method. Then, anisotropic etching of the silicon nitride film is carried out, and the sidewall insulating film 26 which grows into the side attachment wall of the gate electrode 20 and the silicon nitriding oxide film 24 from a silicon nitride film is formed (refer to drawing 5 (b)).

[0061]Next, an ion implantation is performed by using the gate electrode 20 and the sidewall insulating film 26 as a mask, and the impurity diffusion region 28b which constitutes the deep field of an extension source drain by this is formed. In forming the impurity diffusion region of a pMOS transistor, it pours in  $BF_2$  ion by accelerating energy 45keV and dose  $3 \times 10^{15} \text{ cm}^{-2}$ , for example. In forming the impurity diffusion region of a nMOS transistor, it pours in As ion by accelerating energy 50keV and dose  $3 \times 10^{15} \text{ cm}^{-2}$ , for example.

[0062]Next, in a nitrogen atmosphere, 950 \*\* and heat treatment for 10 seconds are performed, for example, the ion introduced into the impurity diffusion regions 28a and 28b is activated, and source / drain diffused layer 28 is formed.

[0063]In this way, the MOS transistor which has the gate electrode 20 of polymetal structure is formed.

[0064]Thus, since according to this embodiment it heat-treats in the gas atmosphere which has the oxidation and a reducing action including a nitrogen atom after patterning a gate electrode, While forming a silicon nitriding oxide film in the side wall part of a polysilicon film selectively, a nitrogen high concentration region can be formed in the interface of a polysilicon film and a silicon nitriding oxide film. Since a nitrogen high concentration region is formed in the interface of a polysilicon film and a silicon nitriding oxide film, according to this embodiment, depletion-ization of a polysilicon film can be controlled.

[0065]Since according to this embodiment it heat-treats in the gas atmosphere which has the oxidation and a reducing action including a nitrogen atom after patterning a gate electrode, a nitrogen high concentration region can be formed in the interface of the silicon substrate of the lower part of the end of a gate electrode, and gate dielectric film. Since a nitrogen high concentration region is formed in the interface of a silicon substrate and gate dielectric film, according to this embodiment, the good semiconductor device of hot carrier resistance can be provided.

[0066](Modification (the 1)) The manufacturing method of the semiconductor device by the

modification (the 1) of this embodiment is explained using drawing 9. Drawing 9 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0067]When the manufacturing method of the semiconductor device by this modification forms the silicon nitriding oxide film 26 and the nitrogen high concentration regions 30 and 32, using  $N_2O$  gas as a nitrogen supply source has the main features.

[0068]First, since the process until it goes up the temperature of the membrane formation interior of a room to 800 \*\* and stops introduction of  $N_2$  gas is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0069]Next, as shown in drawing 9,  $H_2$  gas,  $H_2O$  gas, and  $N_2O$  gas are introduced into the membrane formation interior of a room one by one. First, introduction of  $H_2$  gas is started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM. Then, introduction of  $N_2O$  gas is started by the flow of 5SLM. The pyrolysis of the  $N_2O$  gas is carried out, it turns into NO gas, and functions as a nitrogen supply source.

[0070]The flow of  $N_2O$  gas is not limited to 5SLM, and what is necessary is just to set it up suitably, for example in 5 or less SLM. What is necessary is just to also set suitably the division ratio of  $H_2O$  gas and  $H_2$  gas as the side wall part of the polysilicon film 14 on the conditions which can form the silicon nitriding oxide film 24, without oxidizing the metal membrane 18 and the buffer film 16.

[0071]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, The silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14, The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0072]Next, the introduction to the membrane formation interior of a room of  $N_2O$  gas,  $H_2$  gas, and  $H_2O$  gas is stopped one by one.

[0073]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0074]Thus, even if it is a case where  $N_2O$  gas is used as a nitrogen supply source, the same semiconductor device as a 1st embodiment shown in drawing 1 can be manufactured.

[0075](Modification (the 2)) The manufacturing method of the semiconductor device by the modification (the 2) of this embodiment is explained using drawing 10. Drawing 10 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0076]When the manufacturing method of the semiconductor device by this modification forms the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32, introducing  $NH_3$  gas as a nitrogen supply source has the main features.

[0077]First, since the process until it goes up the temperature of the membrane formation interior of a room to 800 \*\* and stops introduction of  $N_2$  gas is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0078]Next, as shown in drawing 10,  $H_2$  gas,  $H_2O$  gas, and  $NH_3$  gas are introduced into the membrane formation interior of a room one by one. First, introduction of  $H_2$  gas is started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM. Then, introduction of  $NH_3$  gas is started by the flow of 0.1SLM.

[0079]The flow of  $NH_3$  gas is not limited to 0.1SLM, and what is necessary is just to set it up

suitably, for example in 0.5 or less SLM. What is necessary is just to also set suitably the division ratio of  $H_2O$  gas and  $H_2$  gas as the side wall part of the polysilicon film 14 on the conditions which can form the silicon nitriding oxide film 24, without oxidizing the metal membrane 18 and the buffer film 16.

[0080]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, The silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14. The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0081]Next, the introduction to the membrane formation interior of a room of  $N_2O$  gas,  $H_2$  gas, and  $H_2O$  gas is stopped one by one.

[0082]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0083]Thus, even if it is a case where  $NH_3$  gas is used as a nitrogen supply source, the same semiconductor device as a 1st embodiment shown in drawing 1 can be manufactured.

[0084](Modification (the 3)) The manufacturing method of the semiconductor device by the modification (the 3) of this embodiment is explained using drawing 11. Drawing 11 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0085]When the manufacturing method of the semiconductor device by this modification forms the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32, not introducing  $H_2$  gas has the main features.

[0086]First, since the process until it goes up the temperature of the membrane formation interior of a room to 800 \*\* and stops introduction of  $N_2$  gas is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0087]Next,  $NH_3$  gas and  $H_2O$  gas are introduced into the membrane formation interior of a room one by one. First, introduction of  $NH_3$  gas is started by the flow of 0.1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM. The nitrogen contained in  $NH_3$  gas functions as a nitrogen supply source at the time of forming the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32, and the hydrogen contained in  $NH_3$  gas functions as reducing gas which prevents oxidation of the metal membrane 18 or the buffer film 16.

[0088]The flow of  $NH_3$  gas is not limited to 0.1SLM, and can be suitably set up, for example in the range of 0.05 – 0.2SLM. The division ratio of  $NH_3$  gas and  $H_2O$  gas can be suitably set up in 1:4–1:1, for example.

[0089]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, The silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14. The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0090]Next, the introduction to the membrane formation interior of a room of  $H_2O$  gas and  $NH_3$  gas is stopped one by one.

[0091]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0092]Since the hydrogen contained in  $NH_3$  functions as reducing gas which prevents oxidation of the metal membrane 18 and the buffer film 16 according to this modification, even if it is a case where  $H_2$  gas is not introduced, the same semiconductor device as a 1st embodiment

shown in drawing 1 can be manufactured.

[0093](Modification (the 4)) The manufacturing method of the semiconductor device by the modification (the 4) of this embodiment is explained using drawing 12. Drawing 12 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0094]When the manufacturing method of the semiconductor device by this modification forms the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32, using the atmosphere diluted with N<sub>2</sub> gas has the main features.

[0095]First, since the process until it stops introduction of N<sub>2</sub> gas and makes the membrane formation interior of a room into a vacuum is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0096]Next, introduction of N<sub>2</sub> gas is started by the flow of 5SLM to the membrane formation interior of a room. N<sub>2</sub> gas functions as dilution gas.

[0097]Next, H<sub>2</sub> gas, H<sub>2</sub>O gas, and NO gas are introduced one by one, without stopping introduction of N<sub>2</sub> gas. First, introduction of H<sub>2</sub> gas is started by the flow of 1SLM. Next, introduction of H<sub>2</sub>O gas is started by the flow of 0.4SLM. Next, introduction of NO gas is started by the flow of 0.5SLM, and the pressure of the membrane formation interior of a room is set to about 26.7 kPa.

[0098]The flow of NO gas is not limited to 1SLM, and what is necessary is just to set it up suitably, for example in 1 or less SLM. The division ratio of H<sub>2</sub>O gas and H<sub>2</sub> gas should just also set the silicon nitriding oxide film 24 as the side wall part of the polysilicon film 14 suitably on the conditions which can be formed selectively, without oxidizing W film and a buffer film. The division ratio of H<sub>2</sub>O gas, H<sub>2</sub> gas, and NO gas can be suitably set up in 2:1-5:1, for example.

[0099]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, The silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14, The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0100]Next, the introduction to the membrane formation interior of a room of NO gas, H<sub>2</sub>O gas, and H<sub>2</sub> gas is stopped one by one.

[0101]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0102]Even if it is a case where the atmosphere diluted with N<sub>2</sub> gas like is used for this modification, the semiconductor device by a 1st embodiment shown in drawing 1 and the same semiconductor device can be manufactured.

[0103](Modification (the 5)) The manufacturing method of the semiconductor device by the modification (the 5) of this embodiment is explained using drawing 13. Drawing 13 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0104]When the manufacturing method of the semiconductor device by this modification forms the silicon nitriding oxide film 24 and the nitrogen high concentration regions 30 and 32, using the atmosphere diluted with Ar gas has the main features.

[0105]First, since the process until it stops introduction of N<sub>2</sub> gas and makes the membrane formation interior of a room into a vacuum is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0106]Next, introduction of Ar gas is started by the flow of 5SLM to the membrane formation interior of a room. Ar gas functions as dilution gas.

[0107]Next, H<sub>2</sub> gas, H<sub>2</sub>O gas, and NO gas are introduced one by one, without stopping

introduction of  $N_2$  gas. Specifically, introduction of  $H_2$  gas is first started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM. Next, introduction of NO gas is started by the flow of 0.5SLM, and the pressure of the membrane formation interior of a room is set to about 26.7 kPa.

[0108]The flow of NO gas is not limited to 1SLM, and what is necessary is just to set it up suitably, for example in 1 or less SLM. What is necessary is just to also set the division ratio of  $H_2O$  and  $H_2$  as the side wall part of the polysilicon film 14 suitably on the conditions which can form the silicon nitriding oxide film 24 selectively, without oxidizing the metal membrane 18 and the buffer film 16. The division ratio of  $H_2O$  gas,  $H_2$  gas, and NO gas can be suitably set up in 4:10:1-4:10:5, for example.

[0109]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, The silicon nitriding oxide film 24 is selectively formed in the side wall part of the polysilicon film 14, The nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, and the nitrogen high concentration region 32 is further formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24.

[0110]Next, the introduction to the membrane formation interior of a room of NO gas,  $H_2O$  gas, and  $H_2$  gas is stopped one by one.

[0111]Next, the introduction to the membrane formation interior of a room of Ar gas is stopped.

[0112]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0113]Even if it is a case where the atmosphere diluted with Ar gas like is used for this modification, the semiconductor device by a 1st embodiment shown in drawing 1 and the same semiconductor device can be manufactured.

[0114][A 2nd embodiment] A semiconductor device by a 2nd embodiment of this invention and a manufacturing method for the same are explained using drawing 14 thru/or drawing 16. Drawing 14 is a sectional view showing the semiconductor device by this embodiment. Drawing 15 is a process sectional view showing the manufacturing method of the semiconductor device by this embodiment. Drawing 16 is a time chart which shows the formation process of the silicon nitriding oxide film by this embodiment, and a nitrogen high concentration region. giving the same numerals to the same component as a semiconductor device by a 1st embodiment shown in drawing 1 thru/or drawing 13, and a manufacturing method for the same -- explanation -- an abbreviation -- or it is made brief.

[0115]First, the semiconductor device by this embodiment is explained using drawing 14.

[0116]As shown in drawing 14, the silicon nitriding oxide film 24a is formed in the side wall part of the polysilicon film 14. This silicon nitriding oxide film 24a is almost the same as the silicon nitriding oxide film 24 of the semiconductor device by a 1st embodiment, and can be formed by the method of mentioning later.

[0117]About other components, since it is the same as that of the semiconductor device by a 1st embodiment shown in drawing 1, explanation is omitted.

[0118]Next, the manufacturing method of the semiconductor device by this embodiment is explained using drawing 15 and drawing 16.

[0119]After the manufacturing method of the semiconductor device by this embodiment forms silicon oxide in the side wall part of a polysilicon film selectively, forming a nitrogen high concentration region has the main features.

[0120]First, since the process until it forms the gate electrode 20 is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 3 (a) thru/or drawing 4 (a), explanation is omitted.

[0121]Next, the silicon oxide 23 is selectively formed in the side wall part of the polysilicon film 14, without oxidizing the metal membrane 18 and the buffer film 16, as shown in drawing 15 (a). Such silicon oxide 23 can be formed in a process as shown in drawing 16.

[0122]First, since the process until it stops introduction of  $N_2$  gas and makes the membrane formation interior of a room into a vacuum is the same as that of the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 7, explanation is omitted.

[0123]Next, as shown in drawing 16,  $H_2$  gas and  $H_2O$  gas are introduced into the membrane formation interior of a room one by one. First, introduction of  $H_2$  gas is started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM, and the pressure of the membrane formation interior of a room is set for example, to 4kPa.

[0124]What is necessary is just to set the division ratio of  $H_2O$  and  $H_2$  as the side wall part of the polysilicon film 14 suitably on the conditions which can form the silicon nitriding oxide film 24 selectively, without oxidizing the metal membrane 18 and the buffer film 16.

[0125]And the temperature of the membrane formation interior of a room is gone up to 800 \*\*. In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, the silicon oxide 23 will be selectively formed in the side wall part of the polysilicon film 14.

[0126]Next, the introduction to the membrane formation interior of a room of  $H_2O$  gas is ended.

[0127]Next, introduction of NO gas is started by the flow of 1SLM, without ending the introduction to the membrane formation interior of a room of  $H_2$  gas. If 800 \*\* and heat treatment for 30 minutes are performed in such an atmosphere, nitrogen will be introduced in the silicon oxide 23 and it will become the silicon nitriding oxide film 24a. The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12 (refer to drawing 15 (b)).

[0128]The division ratio of NO gas and  $H_2$  gas can be suitably set up in 1:1 to 0.2:1, for example.

[0129]Since the manufacturing method of the semiconductor device by this next embodiment is the same as the manufacturing method of the semiconductor device by a 1st embodiment shown in drawing 5 (a) thru/or drawing 6, explanation is omitted.

[0130]Thus, after forming the silicon oxide 23 in the side wall part of the polysilicon film 14 selectively, even if it is a case where the nitrogen high concentration regions 30 and 32 are formed, the same semiconductor device as a 1st embodiment shown in drawing 1 can be manufactured.

[0131](Modification (the 1)) The manufacturing method of the semiconductor device by the modification (the 1) of this embodiment is explained using drawing 17. Drawing 17 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0132]While the manufacturing method of the semiconductor device by this modification introduces nitrogen into the silicon oxide 23 using the atmosphere which comprises  $NH_3$  gas, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0133]First,  $H_2$  gas and  $H_2O$  gas are introduced into the membrane formation interior of a room, and since the process of forming the silicon oxide 23 selectively at the side wall part of the polysilicon film 14 is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0134]Next, as shown in drawing 17, introduction of  $H_2O$  gas is ended and introduction of  $H_2$  gas is ended further.

[0135]Next, introduction of  $NH_3$  gas is started by the flow of 0.1SLM. If 800 \*\* and heat treatment for 30 minutes are performed in such an atmosphere, nitrogen will be introduced in the silicon oxide 23 and it will become the silicon nitriding oxide film 24a. It is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a by the nitrogen high concentration region 32, and further, Next the nitrogen high concentration region 30 is formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12, introduction of the  $NH_3$  gas to the membrane formation interior of

a room is ended.

[0136]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0137]Thus, even if it is a case where the atmosphere which comprises  $\text{NH}_3$  gas is used, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0138](Modification (the 2)) The manufacturing method of the semiconductor device by the modification (the 2) of this embodiment is explained using drawing 18. Drawing 18 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0139]While the manufacturing method of the semiconductor device by this modification introduces nitrogen into the silicon oxide 23 using the atmosphere which comprises  $\text{NO}$  gas and  $\text{NH}_3$  gas, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0140]First, since the process of introducing  $\text{H}_2$  gas and  $\text{H}_2\text{O}$  gas into the membrane formation interior of a room, and forming the silicon oxide 23 in it selectively at the side wall part of the polysilicon film 14 is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0141]Next, as shown in drawing 18, introduction of  $\text{H}_2\text{O}$  gas is ended and introduction of  $\text{H}_2$  gas is ended after this.

[0142]Next, introduction of  $\text{NH}_3$  gas is started by the flow of 0.1SLM. Then, introduction of  $\text{NO}$  gas is started by the flow of 0.5SLM. If 800 \*\* and heat treatment for 30 minutes are performed in such an atmosphere, nitrogen will be introduced in the silicon oxide 23 and it will become the silicon nitriding oxide film 24a. The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12.

[0143]The division ratio of  $\text{NO}$  gas and  $\text{NH}_3$  gas can be suitably set up in 1:1-5:1, for example.

[0144]Next, introduction of  $\text{NO}$  gas is ended and introduction of  $\text{NH}_3$  gas is ended after this.

[0145]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0146]Thus, even if it is a case where the atmosphere which comprises  $\text{NO}$  gas and  $\text{NH}_3$  gas is used, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0147](Modification (the 3)) The manufacturing method of the semiconductor device by the modification (the 3) of this embodiment is explained using drawing 19. Drawing 19 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0148]While the manufacturing method of the semiconductor device by this modification introduces nitrogen into the silicon oxide 23 using the atmosphere which comprises  $\text{N}_2\text{O}$  gas and  $\text{H}_2$  gas, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0149]First, since the process of introducing  $\text{H}_2$  gas and  $\text{H}_2\text{O}$  gas into the membrane formation interior of a room, and forming the silicon oxide 23 in it selectively at the side wall part of the polysilicon film 14 is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0150]Next, the introduction to the membrane formation interior of a room of  $\text{H}_2\text{O}$  gas is ended, without ending introduction of the  $\text{H}_2$  gas to the membrane formation interior of a room, as

shown in drawing 19.

[0151]Next, introduction of  $N_2O$  gas is started by the flow of 5SLM. If 800 \*\* and heat treatment for 30 minutes are performed in such an atmosphere, nitrogen will be introduced in the silicon oxide 23 and it will become the silicon nitriding oxide film 24a, The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12.

[0152]The division ratio of  $H_2$  gas and  $N_2O$  gas can be suitably set up in 1:1-1:5, for example.

[0153]Next, introduction of  $N_2O$  gas is ended and introduction of  $H_2$  gas is ended after this.

[0154]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0155]Thus, even if it is a case where the atmosphere which comprises  $N_2O$  gas and  $H_2$  gas is used, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0156](Modification (the 4)) The manufacturing method of the semiconductor device by the modification (the 4) of this embodiment is explained using drawing 20. Drawing 20 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0157]While the manufacturing method of the semiconductor device by this modification introduces nitrogen into the silicon oxide 23 using the atmosphere which comprises  $N_2O$  gas and  $NH_3$  gas, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0158]First, since the process of introducing  $H_2$  gas and  $H_2O$  gas into the membrane formation interior of a room, and forming the silicon oxide 23 in it selectively at the side wall part of the polysilicon film 14 is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0159]Next, as shown in drawing 20, introduction of  $H_2O$  gas is ended and introduction of  $H_2$  gas is ended after this.

[0160]Next, introduction of  $NH_3$  gas is started by the flow of 0.1SLM. Then, introduction of  $N_2O$  gas is started by the flow of 5SLM. If 800 \*\* and heat treatment for 30 minutes are performed in such an atmosphere, nitrogen will be introduced in the silicon oxide 23 and it will become the silicon nitriding oxide film 24a, The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12.

[0161]The division ratio of  $NH_3$  gas and  $N_2O$  gas can be suitably set up in 1:10-1:50, for example.

[0162]Next, introduction of  $N_2O$  gas is ended and introduction of  $NH_3$  gas is ended after this.

[0163]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0164]Thus, even if it is a case where the atmosphere which comprises  $N_2O$  gas and  $NH_3$  gas is used, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0165](Modification (the 5)) The manufacturing method of the semiconductor device by the modification (the 5) of this embodiment is explained using drawing 21. Drawing 21 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a

nitrogen high concentration region.

[0166]While the manufacturing method of the semiconductor device by this modification introduces nitrogen into the silicon oxide 23 using the atmosphere diluted with N<sub>2</sub> gas, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0167]First, since the process until it stops introduction of N<sub>2</sub> gas and makes the membrane formation interior of a room into a vacuum is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0168]Next, as shown in drawing 21, introduction of N<sub>2</sub> gas is started by the flow of 5SLM to the membrane formation interior of a room. N<sub>2</sub> gas functions as dilution gas.

[0169]Next, H<sub>2</sub> gas and H<sub>2</sub>O gas are introduced one by one, without stopping introduction of N<sub>2</sub> gas. Specifically, introduction of H<sub>2</sub> gas is first started by the flow of 1SLM. Next, introduction of H<sub>2</sub>O gas is started by the flow of 0.4SLM, and the pressure of the membrane formation interior of a room is set to about 26.7 kPa.

[0170]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, the silicon oxide 23 will be selectively formed in the side wall part of the polysilicon film 14.

[0171]Next, introduction of H<sub>2</sub>O gas is ended, without ending introduction of H<sub>2</sub> gas and N<sub>2</sub> gas.

[0172]Next, introduction of NO gas is started by the flow of 1SLM. In such an atmosphere, if 800 \*\* and heat treatment for 30 minutes are performed, for example, Nitrogen is introduced in the silicon oxide 23 and it becomes the silicon nitriding oxide film 24a. The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12.

[0173]The division ratio of NO gas, H<sub>2</sub> gas, and N<sub>2</sub> gas can be suitably set up in 0.2:1:5-1:1:5, for example.

[0174]Next, introduction of NO gas is ended and introduction of H<sub>2</sub> gas is ended after this.

Introduction of N<sub>2</sub> gas is ended.

[0175]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0176]Even if it is a case where the atmosphere diluted with N<sub>2</sub> gas like is used for this modification, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0177](Modification (the 6)) The manufacturing method of the semiconductor device by the modification (the 6) of this embodiment is explained using drawing 22. Drawing 22 is a time chart which shows the formation process of the silicon nitriding oxide film by this modification, and a nitrogen high concentration region.

[0178]While the manufacturing method of the semiconductor device by this modification introduces [ be / it / under / atmosphere / which was diluted with Ar gas / using ] nitrogen into the silicon oxide 23, forming the nitrogen high concentration regions 30 and 32 has the main features.

[0179]First, since the process until it stops introduction of N<sub>2</sub> gas and makes the membrane formation interior of a room into a vacuum is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0180]Next, introduction of Ar gas is started by the flow of 5SLM to the membrane formation interior of a room. Ar gas functions as dilution gas.

[0181]Next, H<sub>2</sub> gas and H<sub>2</sub>O gas are introduced one by one, without stopping introduction of Ar

gas. Specifically, introduction of  $H_2$  gas is first started by the flow of 1SLM. Next, introduction of  $H_2O$  gas is started by the flow of 0.4SLM, and the pressure of the membrane formation interior of a room is set to about 26.7 kPa.

[0182]In such an atmosphere, if 800 \*\* and heat treatment for 60 minutes are performed, for example, the silicon oxide 23 will be selectively formed in the side wall part of the polysilicon film 14.

[0183]Next, introduction of  $H_2O$  gas is ended, without ending introduction of  $H_2$  gas and  $N_2$  gas.

[0184]Next, introduction of NO gas is started by the flow of 1SLM. In such an atmosphere, if 800 \*\* and heat treatment for 30 minutes are performed, for example, Nitrogen is introduced in the silicon oxide 23 and it becomes the silicon nitriding oxide film 24a, The nitrogen high concentration region 32 is formed in the interface of the polysilicon film 14 and the silicon nitriding oxide film 24a, and the nitrogen high concentration region 30 is further formed in the interface of the silicon substrate 10 of the lower part of the end of the gate electrode 20, and the gate dielectric film 12.

[0185]The division ratio of NO gas,  $H_2$  gas, and Ar gas can be suitably set up in 0.2:1:5-1:1:5, for example.

[0186]Next, introduction of NO gas is ended and introduction of  $H_2$  gas is ended after this.

Introduction of Ar gas is ended.

[0187]Since the next process is the same as that of the manufacturing method of the semiconductor device by a 2nd embodiment shown in drawing 16, explanation is omitted.

[0188]Even if it is a case where the atmosphere diluted with Ar gas like is used for this modification, nitrogen can be introduced into the silicon oxide 23, and the silicon nitriding oxide film 24a can be formed, and the nitrogen high concentration regions 30 and 32 can be formed. Therefore, the semiconductor device by a 2nd embodiment shown in drawing 14 and the same semiconductor device can be manufactured also according to this modification.

[0189][Modification embodiment] Not only the above-mentioned embodiment but various modification is possible for this invention.

[0190]For example, although the temperature of the membrane formation interior of a room was 800 \*\* and the silicon nitriding oxide film and the nitrogen high concentration region were formed in a 1st or 2nd embodiment, the temperature of the membrane formation interior of a room is not limited to 800 \*\*, for example, the temperature of the membrane formation interior of a room -- the range of 700 \*\* - 1050 \*\* -- it may set up suitably in 750 \*\* - 850 \*\* preferably.

[0191]In the modification (the 1) thru/or modification (the 3) of a 1st embodiment, it may dilute using  $N_2$  gas or Ar gas.

[0192]In the modification (the 1) thru/or modification (the 4) of a 2nd embodiment, it may dilute using  $N_2$  gas or Ar gas.

[0193]Although diluted using  $N_2$  gas or Ar gas, dilution gas is limited to neither  $N_2$  gas nor Ar gas, and may be diluted with 1st and 2nd embodiments, for example using rare gas, such as Xe gas and Kr gas.

[0194]A gas mass flow is not limited to the gas mass flow shown by 1st and 2nd embodiments, and may set up a gas mass flow suitably that a desired silicon nitriding oxide film and a desired nitrogen high concentration region should be formed.

[0195]

[Effect of the Invention]Since according to [ above passage ] this invention it heat-treats in the gas atmosphere which has the oxidation and a reducing action including a nitrogen atom after patterning a gate electrode, While forming a silicon nitriding oxide film in the side wall part of a polysilicon film selectively, a nitrogen high concentration region can be formed in the interface of a polysilicon film and a silicon nitriding oxide film. Since a nitrogen high concentration region is formed in the interface of a polysilicon film and a silicon nitriding oxide film, according to this invention, depletion-ization of a polysilicon film can be controlled.

[0196]According to this invention, since it heat-treats in the gas atmosphere which has the

oxidation and a reducing action including a nitrogen atom after patterning a gate electrode, a nitrogen high concentration region can be formed in the interface of the silicon substrate of the lower part of the end of a gate electrode, and gate dielectric film. Since a nitrogen high concentration region is formed in the interface of a silicon substrate and gate dielectric film, according to this invention, the good semiconductor device of hot carrier resistance can be provided.

---

[Translation done.]